

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-2871

(P2002-2871A)

(43)公開日 平成14年1月9日 (2002.1.9)

(51) Int.Cl. ⁷	識別記号	F I	テ-マト*(参考)
B 6 5 D 85/86		B 6 5 G 1/00	5 3 7 Z
21/02		57/00	A
B 6 5 G 1/00	5 3 7	H 0 1 L 21/68	U
57/00		23/12	5 0 1 Z
H 0 1 L 21/68		B 6 5 D 85/38	J

審査請求 未請求 請求項の数29 O L (全 29 頁) 最終頁に続く

(21)出願番号	特願2001-79833(P2001-79833)	(71)出願人 000005108 株式会社日立製作所 東京都千代田区神田駿河台四丁目6番地
(22)出願日	平成13年3月21日 (2001.3.21)	(71)出願人 000238169 株式会社日立超エル・エス・アイ・システムズ 東京都小平市上水本町5丁目22番1号
(31)優先権主張番号	特願2000-119507 (P2000-119507)	(72)発明者 沼崎 雅人 東京都小平市上水本町5丁目22番1号 株式会社日立超エル・エス・アイ・システムズ内
(32)優先日	平成12年4月20日 (2000.4.20)	(74)代理人 100080001 弁理士 筒井 大和
(33)優先権主張国	日本 (JP)	最終頁に続く

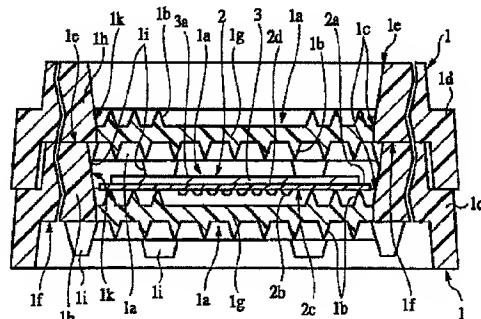
(54)【発明の名称】 半導体装置の製造方法およびそれに用いられるトレイ

(57)【要約】

【課題】 半導体装置の保護性を向上して半導体チップの破壊を防止するとともに、トレイの変形を低減する。

【解決手段】 複数のポケット1aを連結するトレイ本体部1dと、ポケット1aにおいてCSP2を収納した際にこのCSP2との接触箇所であるポケット1aの底部1cに設けられ、かつトレイ本体部1dより硬度の低い柔らかい材料によって形成された緩衝部1gとからなり、トレイ落下時などのCSP2への衝撃力を緩和してCSP2の破壊や破損を防止する。

図 7



1:トレイ
1a:ポケット(収納部)
1b:突起部
1c:底部(接触箇所)
1d:トレイ本体部
1e:表面(一方の面)
1f:裏面(他方の面)
1g:緩衝部(接触箇所)
1h:内壁(接触箇所)
2:CSP(半導体装置)
2a:本体部
2b:ボール電極(外部端子)
2c:外部端子取り付け面(実装側の面)

【特許請求の範囲】

【請求項1】 表裏両面に複数の収納部を備えた積層形のトレイの前記収納部に半導体装置を収納して前記半導体装置の保管、搬送または検査などの所望の処理を行う半導体装置の製造方法であって、

複数の前記収納部を連結するトレイ本体部と、前記収納部の前記半導体装置との接触箇所に設けられかつ前記トレイ本体部より柔らかい材料によって形成された緩衝部とを有する複数の前記トレイを準備する工程と、前記トレイの前記収納部に前記半導体装置を配置して前記緩衝部によって前記半導体装置を支持する工程と、前記トレイとこれに積層可能な他のトレイとを積層して、前記トレイの前記収納部において前記半導体装置の表裏両面側に前記トレイおよび前記他のトレイの前記緩衝部を配置して前記半導体装置を収納する工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】 表裏両面に複数の収納部を備えた積層形のトレイの前記収納部に半導体装置を収納して前記半導体装置の保管、搬送、特性選別、検査、ベーク処理または出荷を行う半導体装置の製造方法であって、

複数の前記収納部を連結するトレイ本体部と、前記収納部の前記半導体装置との接触箇所である底部に設けられかつ前記トレイ本体部より柔らかい材料によって形成された緩衝部とを有する複数の前記トレイを準備する工程と、

前記トレイの前記収納部に前記半導体装置を配置して前記緩衝部によって前記半導体装置の本体部の実装側の面を支持する工程と、

前記トレイとこれに積層可能な他のトレイとを積層して、前記トレイの前記収納部において前記半導体装置の表裏両面側に前記トレイおよび前記他のトレイの前記緩衝部を配置して前記半導体装置を収納する工程とを有することを特徴とする半導体装置の製造方法。

【請求項3】 表裏両面に複数の収納部を備えた積層形のトレイの前記収納部に半導体装置を収納して前記半導体装置の保管、搬送、特性選別、検査、ベーク処理または出荷を行う半導体装置の製造方法であって、

複数の前記収納部を連結するトレイ本体部と、前記収納部の前記半導体装置との接触箇所である底部および内壁に設けられかつ前記トレイ本体部より柔らかい材料によって形成された緩衝部とを有する複数の前記トレイを準備する工程と、

前記トレイの前記収納部に前記半導体装置を配置して前記緩衝部によって前記半導体装置の本体部の実装側の面または外部端子を支持する工程と、

前記トレイとこれに積層可能な他のトレイとを積層して、前記トレイの前記収納部において前記半導体装置の表裏両面側に前記トレイおよび前記他のトレイの前記緩衝部を配置して前記半導体装置を収納する工程とを有することを特徴とする半導体装置の製造方法。

【請求項4】 表裏両面に複数の収納部を備えた積層形のトレイの前記収納部に半導体装置を収納して前記半導体装置の保管、搬送、特性選別、検査、ベーク処理または出荷を行う半導体装置の製造方法であって、

複数の前記収納部を連結するトレイ本体部と、前記収納部の前記半導体装置との接触箇所に設けられかつ前記トレイ本体部より硬度の低い樹脂材料によって形成された緩衝部とを有する複数の前記トレイを準備する工程と、前記トレイの前記収納部に前記半導体装置を配置して前記緩衝部によって前記半導体装置を支持する工程と、前記トレイとこれに積層可能な他のトレイとを積層して、前記トレイの前記収納部において前記半導体装置の表裏両面側に前記トレイおよび前記他のトレイの前記緩衝部を配置して前記半導体装置を収納する工程とを有することを特徴とする半導体装置の製造方法。

【請求項5】 請求項1, 2, 3または4記載の半導体装置の製造方法であって、前記トレイ本体部および前記緩衝部が、トランസファーーモールドを行い易い樹脂材料によって形成された前記トレイを用いることを特徴とする半導体装置の製造方法。

【請求項6】 請求項1, 2, 3または4記載の半導体装置の製造方法であって、前記トレイ本体部および前記緩衝部が、耐熱性の高い樹脂材料によって形成された前記トレイを用いることを特徴とする半導体装置の製造方法。

【請求項7】 請求項1, 2, 3または4記載の半導体装置の製造方法であって、前記収納部の底部に設けられた前記緩衝部の表裏面に複数の突起部が形成された前記トレイを用いることを特徴とする半導体装置の製造方法。

【請求項8】 請求項1, 2, 3または4記載の半導体装置の製造方法であって、前記収納部の底部に設けられた前記緩衝部の表裏面の何れか一方の面に複数の突起部が形成され、かつ他方の面が平坦面に形成された前記トレイを用いることを特徴とする半導体装置の製造方法。

【請求項9】 請求項7または8記載の半導体装置の製造方法であって、前記緩衝部の前記突起部が、前記緩衝部の前記表裏面の何れか一方もしくは両面において分散して配置された前記トレイを用いることを特徴とする半導体装置の製造方法。

【請求項10】 請求項7または8記載の半導体装置の製造方法であって、前記緩衝部の前記突起部が、前記緩衝部の前記表裏面の何れか一方もしくは両面において前記半導体装置の外部端子と接触しない箇所に配置された前記トレイを用いることを特徴とする半導体装置の製造方法。

【請求項11】 請求項7, 8, 9または10記載の半導体装置の製造方法であって、前記緩衝部の前記突起部が、その先端に向かうにつれて徐々に水平方向の断面積が小さくなる形状に形成された前記トレイを用いること

を特徴とする半導体装置の製造方法。

【請求項12】 請求項1, 2, 3または4記載の半導体装置の製造方法であって、前記緩衝部の表裏面が平坦面に形成された前記トレイを用いることを特徴とする半導体装置の製造方法。

【請求項13】 請求項1乃至12のいずれか1項に記載の半導体装置の製造方法であって、前記収納部の内壁が、前記緩衝部の材料と同じ材料によって形成された前記トレイを用いることを特徴とする半導体装置の製造方法。

【請求項14】 表裏両面に複数の収納部を備えた積層形のトレイの前記収納部に、外部端子としてポール電極が設けられた半導体装置を収納して前記半導体装置の保管、搬送、特性選別、検査、ペーク処理または出荷を行う半導体装置の製造方法であって、複数の前記収納部を連結するトレイ本体部と、前記収納部の前記半導体装置との接触箇所に設けられかつ前記トレイ本体部より柔らかい材料によって形成された緩衝部とを有する複数の前記トレイを準備する工程と、

前記トレイの前記収納部に前記半導体装置を配置して前記緩衝部によって前記半導体装置を支持する工程と、前記トレイとこれに積層可能な他のトレイとを積層して、前記トレイの前記収納部において前記半導体装置の表裏両面側に前記トレイおよび前記他のトレイの前記緩衝部を配置して前記半導体装置を収納する工程とを有することを特徴とする半導体装置の製造方法。

【請求項15】 請求項14記載の半導体装置の製造方法であって、複数の前記ポール電極が、外部端子取り付け面のほぼ全体に亘ってエリアアレイ配置で取り付けられた前記半導体装置を収納する前記トレイを用いることを特徴とする半導体装置の製造方法。

【請求項16】 請求項14記載の半導体装置の製造方法であって、複数の前記ポール電極が、外部端子取り付け面の一部にエリアアレイ配置で取り付けられた前記半導体装置を収納する前記トレイを用いることを特徴とする半導体装置の製造方法。

【請求項17】 請求項14, 15または16記載の半導体装置の製造方法であって、前記収納部の底部に設けられた前記緩衝部の前記突起部が、前記緩衝部の表裏面の何れか一方もしくは両面において前記半導体装置の前記ポール電極と接触しない箇所に配置された前記トレイを用いることを特徴とする半導体装置の製造方法。

【請求項18】 請求項1乃至17のいずれか1項に記載の半導体装置の製造方法であって、複数の前記トレイを多段に積層して前記半導体装置を多段に複数個配置して収納し、この積層状態の複数の前記トレイを半導体製造工程間で搬送することを特徴とする半導体装置の製造方法。

【請求項19】 請求項1乃至17のいずれか1項に記載の半導体装置の製造方法であって、複数の前記トレイ

を多段に積層して前記半導体装置を多段に複数個配置して収納し、この積層状態の複数の前記トレイを収納箱に収納して出荷することを特徴とする半導体装置の製造方法。

【請求項20】 請求項1乃至17のいずれか1項に記載の半導体装置の製造方法であって、表裏面のうち一方の面の前記収納部に前記半導体装置をそれぞれ収納して積層した多段の前記トレイを積層状態で反転し、前記反転によって下側に配置された前記トレイの他方の面の前記収納部の前記緩衝部によって前記半導体装置を支持し、その後、前記反転によって上側に配置された前記トレイを順次取り外して前記半導体装置を露出させて前記半導体装置の外部端子を外観検査することを特徴とする半導体装置の製造方法。

【請求項21】 請求項1乃至17のいずれか1項に記載の半導体装置の製造方法であって、複数の前記トレイを多段に積層して前記半導体装置を多段に複数個配置して収納し、この積層状態の複数の前記トレイに収納された前記半導体装置をトレイごとペーク処理することを特徴とする半導体装置の製造方法。

【請求項22】 表裏両面に複数の収納部を備えた積層形のトレイの前記収納部に、外部端子としてガルウィング状のアウターリードが設けられた半導体装置を収納して前記半導体装置の保管、搬送、特性選別、検査、ペーク処理または出荷を行う半導体装置の製造方法であって、複数の前記収納部を連結するトレイ本体部と、前記収納部において前記半導体装置を位置決めするように設けられかつ前記トレイ本体部より柔らかい材料によって形成された緩衝部とを有する複数の前記トレイを準備する工程と、

前記半導体装置のガルウィング状の前記アウターリードの内側に前記緩衝部を配置して前記緩衝部によって前記半導体装置を位置決めして前記トレイの前記収納部に前記半導体装置を収納する工程と、

前記トレイとこれに積層可能な他のトレイとを積層してそれぞれの前記トレイの前記収納部に前記半導体装置を収納する工程とを有することを特徴とする半導体装置の製造方法。

【請求項23】 請求項22記載の半導体装置の製造方法であって、複数の前記トレイを多段に積層して前記半導体装置を多段に複数個配置して収納し、この積層状態の複数の前記トレイを半導体製造工程間で搬送することを特徴とする半導体装置の製造方法。

【請求項24】 請求項22記載の半導体装置の製造方法であって、複数の前記トレイを多段に積層して前記半導体装置を多段に複数個配置して収納し、この積層状態の複数の前記トレイを収納箱に収納して出荷することを特徴とする半導体装置の製造方法。

【請求項25】 請求項22記載の半導体装置の製造方法であって、複数の前記トレイを多段に積層して前記半

導体装置を多段に複数個配置して収納し、この積層状態の複数の前記トレイに収納された前記半導体装置をトレイごとベーク処理することを特徴とする半導体装置の製造方法。

【請求項26】複数の収納部と前記複数の収納部を連結するトレイ本体部とを備えたトレイの前記収納部に半導体装置を収納して前記半導体装置の保管、搬送または検査などの所望の処理を行う半導体装置の製造方法であって、

前記複数の収納部は側壁およびそれに繋がる底面を有するとともに前記底面は前記トレイ本体部より柔らかい材料によって形成された緩衝部である前記トレイを複数準備する工程と、

前記複数のトレイの第1のトレイと前記複数のトレイの第2のトレイとを積層して、前記第1のトレイの前記収納部において前記半導体装置の表裏両面側に前記第1のトレイおよび前記第2のトレイの前記緩衝部が配置されるように前記半導体装置を収納する工程とを有することを特徴とする半導体装置の製造方法。

【請求項27】複数の凹状の収納部を備えたトレイであって、

半導体装置を収納する複数の前記収納部を連結するトレイ本体部と、

前記収納部に設けられ、前記トレイ本体部より柔らかい材料によって形成された緩衝部とを有し、

前記トレイの前記収納部に前記半導体装置を収納した状態で前記トレイとこれに積層可能な他のトレイとを積層した際に、前記半導体装置の表裏両面側に前記緩衝部が配置され、前記表裏両面側の少なくとも一方の前記緩衝部が前記半導体装置と接触していることを特徴とするトレイ。

【請求項28】請求項27記載のトレイであって、前記半導体装置は、半導体チップが配線基板に搭載されるとともに前記半導体チップを封止する封止本体部を備え、前記配線基板に複数の外部端子がエリアアレイ配置で設けられたものであり、前記半導体装置を前記収納部に収納した前記トレイと前記他のトレイとを積層した際に、前記半導体装置の表裏両面側に配置された前記緩衝部のうち、少なくとも一方の前記緩衝部が前記半導体装置の前記封止本体部と接触していることを特徴とするトレイ。

【請求項29】請求項27記載のトレイであって、前記半導体装置は、半導体チップが配線基板に搭載されるとともに前記半導体チップを封止する封止本体部を備え、前記配線基板に複数の外部端子がエリアアレイ配置で設けられたものであり、前記半導体装置を前記収納部に収納した前記トレイと前記他のトレイとを積層した際に、前記半導体装置の表裏両面側に配置された前記緩衝部のうち、一方の前記緩衝部によって前記半導体装置の前記封止本体部が支持され、他方の前記緩衝部によって

前記配線基板の外部端子取り付け面の外周部が支持されていることを特徴とするトレイ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体製造技術に関し、特に、積層形のトレイによる半導体装置収納時の半導体装置の保護性向上に適用して有効な技術に関する。.

【0002】

10 【従来の技術】以下に説明する技術は、本発明を研究、完成するに際し、本発明者によって検討されたものであり、その概要は次のとおりである。

【0003】半導体製造工程の各工程間で半導体装置（半導体パッケージともいう）を搬送する際や、あるいは出荷する際などに用いられる半導体装置収納用の容器として、トレイと呼ばれる板状の容器が知られている。

【0004】このトレイには、各半導体装置を収納する複数の凹状のポケット（収納部）がその表裏面にマトリクス状に整列して形成されており、それぞれの半導体装

20 置が各ポケットに収納されるとともに、トレイを積層することにより、複数の半導体装置を収納することができる。

【0005】前記半導体装置のうち、モールドによって形成された本体部の裏面である外部端子取り付け面（実装側の面）に、外部端子である複数のボール電極がマトリクス状に配置（エリアアレイ配置）された半導体装置として、CSP（Chip Scale PackageまたはChip Size Package）やBGA（Ball Grid Array）、あるいはウェハプロセスパッケージ（以降、WPPと略し、ウェハ上の

30 パッドをエリアアレイ状に再配置した後モールドし、その後ダイシングして取得するチップサイズの半導体パッケージ）やフリップチップ製品などが知られており、これらの半導体装置を収納および搬送する際にも積層形のトレイが用いられることがある。

【0006】さらに、積層形のトレイは、半導体装置の搬送以外に、半導体装置を収納した状態でトレイを表裏反転させて、下側に配置されたトレイによって半導体装置を支持するとともに、上側に配置されたトレイを取り外してCSPやBGAの裏面のボール電極の外観検査を行う際の治具として用いられることがある。

【0007】また、半導体装置のベーク処理をトレイごと行う際の治具としても用いられることがある。

【0008】なお、半導体装置などの電子部品や微細部品を収納する積層形のトレイについては、例えば、特開平11-208764号公報、特開平11-145315号公報あるいは特開平7-277389号公報にその技術が記載されている。

【0009】

【発明が解決しようとする課題】ところが、前記した技術のトレイでは、半導体装置の搬送時にトレイが落下な

7
どして衝撃を受けると、トレイ内の半導体装置もポケット内で衝撃を受け、その結果、半導体装置がCSPやWPPあるいはフリップチップ製品などのようにチップ露出タイプである場合には、半導体チップにクラックが形成されたり、または、割れたりなどして半導体チップの破壊に至ることが問題となる。

【0010】さらに、モールドタイプのBGAなどのように、比較的大きく重いタイプの半導体装置では、トレイの落下時などの衝撃によってBGAの外部端子であるボール電極が変形したり、あるいは、ボール電極が脱落したりすることが問題となる。

【0011】そこで、トレイ全体を硬度の低い比較的柔らかな材料によって形成することが考えられるが、トレイは、その基本構造が1枚板構造であるため、ペーク処理（例えば、150°C以上の高温）などによってトレイに反りが生じ、その結果、トレイの積層時に、トレイが離脱できなくなり、これにより、ハンドリング不良を引き起こすことが問題となる。

【0012】したがって、トレイを部分的にトレイ本体と別の材料によって形成する技術が考えられるが、特開平11-208764号公報、特開平11-145315号公報および特開平7-277389号公報には、そのような技術は記載されていない。

【0013】本発明の目的は、半導体装置の保護性を向上して半導体チップの破壊を防止する半導体装置の製造方法およびそれに用いられるトレイを提供することにある。

【0014】さらに、本発明のその他の目的は、トレイの変形を低減する半導体装置の製造方法およびそれに用いられるトレイを提供することにある。

【0015】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0016】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0017】本発明は、複数の収納部を連結するトレイ本体部とこれより柔らかい材料によって形成された緩衝部とを有する複数のトレイを準備し、前記収納部で半導体装置を緩衝部によって支持したトレイとこれに積層可能な他のトレイとを積層して、半導体装置の表裏両面側に前記トレイと前記他のトレイのそれぞれの緩衝部を配置して半導体装置を収納するものである。

【0018】さらに本願のその他の発明の概要を項に分けて簡単に示す。すなわち、

1. 複数の収納部を連結するトレイ本体部と、前記収納部の半導体装置との接触箇所である底部に設けられかつ前記トレイ本体部より柔らかい材料によって形成された緩衝部とを有する複数の前記トレイを準備する工程と、

前記トレイの前記収納部に前記半導体装置を配置して前記緩衝部によって前記半導体装置の本体部の実装側の面を支持する工程と、前記トレイとこれに積層可能な他のトレイとを積層して、前記トレイの前記収納部において前記半導体装置の表裏両面側に前記トレイおよび前記他のトレイの前記緩衝部を配置して前記半導体装置を収納する工程とを有することを特徴とする半導体装置の製造方法。

2. 複数の収納部を連結するトレイ本体部と、前記収納部の半導体装置との接触箇所である底部および内壁に設けられかつ前記トレイ本体部より柔らかい材料によって形成された緩衝部とを有する複数の前記トレイを準備する工程と、前記トレイの前記収納部に前記半導体装置を配置して前記緩衝部によって前記半導体装置の本体部の実装側の面または外部端子を支持する工程と、前記トレイとこれに積層可能な他のトレイとを積層して、前記トレイの前記収納部において前記半導体装置の表裏両面側に前記トレイおよび前記他のトレイの前記緩衝部を配置して前記半導体装置を収納する工程とを有することを特徴とする半導体装置の製造方法。

3. 複数の収納部を連結するトレイ本体部と、前記収納部の半導体装置との接触箇所に設けられかつ前記トレイ本体部より硬度の低い樹脂材料によって形成された緩衝部とを有する複数の前記トレイを準備する工程と、前記トレイの前記収納部に前記半導体装置を配置して前記緩衝部によって前記半導体装置を支持する工程と、前記トレイとこれに積層可能な他のトレイとを積層して、前記トレイの前記収納部において前記半導体装置の表裏両面側に前記トレイおよび前記他のトレイの前記緩衝部を配置して前記半導体装置を収納する工程とを有することを特徴とする半導体装置の製造方法。

30 4. 複数の収納部を連結するトレイ本体部と、前記収納部の半導体装置との接触箇所に設けられかつ前記トレイ本体部より柔らかい材料によって形成された緩衝部とを有する複数の前記トレイを準備する工程と、前記トレイの前記収納部に前記半導体装置を配置して前記緩衝部によって前記半導体装置を支持する工程と、前記トレイとこれに積層可能な他のトレイとを積層して、前記トレイの前記収納部において前記半導体装置の表裏両面側に前記トレイおよび前記他のトレイの前記緩衝部を配置して前記半導体装置を収納する工程とを有することを特徴とする半導体装置の製造方法。

40 5. 複数の収納部を連結するトレイ本体部と、前記収納部において半導体装置を位置決めするように設けられかつ前記トレイ本体部より柔らかい材料によって形成された緩衝部とを有する複数の前記トレイを準備する工程と、前記半導体装置のガルウィング状の前記アウターリードの内側に前記緩衝部を配置して前記緩衝部によって前記半導体装置を位置決めして前記トレイの前記収納部に前記半導体装置を収納する工程と、前記トレイとこれに

50

積層可能な他のトレイとを積層してそれぞれの前記トレイの前記収納部に前記半導体装置を収納する工程とを有することを特徴とする半導体装置の製造方法。

6. 複数の収納部は側壁およびそれに繋がる底面を有するとともに前記底面はトレイ本体部より柔らかい材料によって形成された緩衝部であるトレイを複数準備する工程と、前記複数のトレイの第1のトレイと前記複数のトレイの第2のトレイとを積層して、前記第1のトレイの前記収納部において前記半導体装置の表裏両面側に前記第1のトレイおよび前記第2のトレイの前記緩衝部が配置されるように前記半導体装置を収納する工程とを有することを特徴とする半導体装置の製造方法。

7. 半導体装置を収納する複数の凹状の収納部を連結するトレイ本体部と、前記収納部に設けられ、前記トレイ本体部より柔らかい材料によって形成された緩衝部とを有し、前記トレイの前記収納部に前記半導体装置を収納した状態で前記トレイとこれに積層可能な他のトレイとを積層した際に、前記半導体装置の表裏両面側に前記緩衝部が配置され、前記表裏両面側の少なくとも一方の前記緩衝部が前記半導体装置と接触していることを特徴とするトレイ。

【0019】

【発明の実施の形態】以下の実施の形態では特に必要なとき以外は同一または同様な部分の説明を原則として繰り返さない。

【0020】さらに、以下の実施の形態では便宜上その必要があるときは、複数のセクションまたは実施の形態に分割して説明するが、特に明示した場合を除き、それらはお互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明などの関係にある。

【0021】また、以下の実施の形態において、要素の数など（個数、数値、量、範囲などを含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合などを除き、その特定の数に限定されるものではなく、特定の数以上でも以下でも良いものとする。

【0022】以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。

【0023】（実施の形態1）図1は本発明の実施の形態1の半導体装置の製造方法で用いられるトレイの表面側の構造の一例を示す図であり、（a）は平面図、（b）はトレイ長手方向の側面図、（c）はトレイ幅方向の側面図、図2は図1（a）に示すA部の詳細の構造を示す拡大図であり、（a）は平面図、（b）は（a）のB-B断面を示す断面図、（c）は（a）のC-C断面を示す断面図、図3は図1に示すトレイの裏面側の構造を示す底面図、図4は図3に示すD部の詳細の構造を示す図である。

示す拡大部分平面図、図5は図1に示すトレイにおけるトレイ本体部の形成に用いられる材料の特性の一例を示す特性データ図、図6は図1に示すトレイにおける緩衝部の形成に用いられる材料の特性の一例を示す特性データ図、図7は図1に示すトレイを用いた半導体装置の収納状態の一例を示す拡大部分断面図、図8は図1に示すトレイを用いた半導体装置の製造方法における工程間搬送時のトレイの状態の一例を示す斜視図、図9は図1に示すトレイを用いた半導体装置の製造方法における半導体装置の裏面検査時のトレイの状態の一例を示す拡大部分断面図、図10は図1に示すトレイを用いた半導体装置の製造方法における半導体装置の梱包方法の一例を示す梱包プロセスフロー図と梱包手順に対応した斜視図である。

【0024】本実施の形態1の半導体装置（半導体パッケージ）の製造方法で用いられるトレイ1は、前記半導体装置をマトリクス状に整列させて収納する積層形の板状のものであり、ここでは、図1に示すように12×17=204個の半導体装置を収納可能なトレイ1を説明する。ただし、収納可能な半導体装置の数は204個に限定されるものではなく、204個以下であっても、204個以上であってもよい。

【0025】また、本実施の形態1で説明するトレイ1に収容される前記半導体装置は、図7に示すように、その本体部2aの表面側と反対側の裏面である外部端子取り付け面（実装側の面）2cにエリアアレイ状に複数のポール電極（外部端子）2bが配置されたものであり、その一例として小形のCSP2を取り上げて説明する。

【0026】まず、図1～図4に示すトレイ1について説明すると、CSP2を収納するとともに、マトリクス状に配置された複数のポケット（収納部）1aを表裏両面に備えた積層形のものであり、それぞれのポケット1aにCSP2を収納して複数のCSP2の保管、搬送、特性選別、検査、ベーク処理または出荷などの所望の処理を行う際に用いられるものである。

【0027】トレイ1の構成は、複数のポケット1aを連結するトレイ本体部1dと、ポケット1aにおいてCSP2を収納した際にこのCSP2との接触箇所に設けられ、かつトレイ本体部1dより柔らかい材料によって形成された緩衝部1gとからなる。

【0028】すなわち、トレイ1は、ポケット1aのCSP2に接触する箇所にトレイ本体部1dより柔らかい材料で形成された緩衝部1gを設けることにより、トレイ落下時などのCSP2への衝撃力を緩和してCSP2の破壊や破損を防止するものである。

【0029】なお、トレイ1の各ポケット1aは、図1および図3に示すように、トレイ本体部1dの表面1e（一方の面）とその反対側の裏面1f（他方の面）との両面のそれぞれ同じ箇所に形成されている。すなわち、表面1eのポケット1aの裏面側が裏面1fのポケット

1aとなっており、各緩衝部1gを挟んでその表面1e側と裏面1f側とにそれぞれポケット1aが形成されている。

【0030】また、本実施の形態1では、緩衝部1gが、図2(a),(b),(c)に示すように、ポケット1aの底部1cに設けられており、さらに、緩衝部1gの表裏両面に複数の突起部1bが形成されている。

【0031】その際、図7に示すように、表面1e側のポケット1aにおいては、CSP2をポケット1aに収納した際に、CSP2の本体部2aのテープ基板2dの外部端子取り付け面2cのポール電極2bと緩衝部1gの突起部1bとが接触しないように緩衝部1gに突起部1bが形成されている。

【0032】すなわち、テープ基板2dの外部端子取り付け面2cに対して、突起部1bが外部端子取り付け面2cの長手方向の端部と接触してCSP2を支持するように、図2(a)に示すように、ポケット1aの底部1cの長手方向の両端部に5個ずつ設けられている。

【0033】一方、裏面1f側のポケット1aにおいては、積層した多段のトレイ1を表裏反転させた際に、反転前の下側のトレイ1のポケット1aに収納されていたCSP2における半導体チップ3の表面3a(ボンディング電極が形成される面と反対側の面)を、反転後に支持するように、図4に示すように、ポケット1aの底部1c全体にほぼ均等に分散して18個設けられている。

【0034】ただし、緩衝部1gにおいてその表裏面に設けられる突起部1bの数は特に限定されるものではない。

【0035】また、突起部1bは、トレイ1が落下などした際のCSP2に与える衝撃力を和らげることが可能のように、その先端に向かうにつれて徐々に水平方向の断面積が小さくなる形状となっている。

【0036】すなわち、トレイ1における緩衝部1gの突起部1bは、図2(b),(c)に示すように、円錐状に形成されている。ただし、円錐以外の角錐状などであってもよく、それ以外の形状であってもよい。

【0037】なお、トレイ1の製造については、トレイ本体部1dと緩衝部1gとは、それぞれに異なったモールド材料によって同時にモールドを行う方法である二重モールド方法によって製造する。

【0038】したがって、トレイ1におけるトレイ本体部1dと緩衝部1gとは、トランസ്ഫাｰモールドを行い易い樹脂材料によって形成されていることが好ましい。

【0039】ただし、前記二重モールド方法ではなく、それぞれ別々にモールドを行った後、両者を接合してもよい。

【0040】また、トレイ1では、緩衝部1gは、トレイ本体部1dより柔らかい材料によって形成されている。例えば、緩衝部1gを形成する樹脂材料の硬度が、

トレイ本体部1dを形成する樹脂材料の硬度より低ければよい(小さければよい)。

【0041】さらに、トレイ1は、CSP2のベーク処理などを行う際に、その収納治具としても用いられるため、トレイ本体部1dおよび緩衝部1gが耐熱性の高い樹脂材料によって形成されていることが好ましく、例えば、前記ベーク処理の温度である150℃もしくはそれ以上の耐熱性を有した樹脂材料によって形成されていることがさらに好ましい。

【0042】なお、トレイ本体部1dおよび緩衝部1gをそれぞれ形成する樹脂材料の一例としては、例えば、トレイ本体部1dは、ポリフェニレンエーテル(PP-E)であり、一方、トレイ本体部1dより柔らかな材料からなる緩衝部1gは、例えば、ポリエスチル系エラストマであり、両者の主な材料特性データをそれぞれ図5(PPE)および図6(ポリエスチル系エラストマ)に示す。

【0043】また、トレイ1は、積層形のものである。

【0044】すなわち、図7に示すように、トレイ1はこれを複数段に積層することが可能な形状に形成されており、最上段を除く各段のトレイ1のポケット1aにそれぞれCSP2を収納することができる。トレイ1の表面1e側のポケット1aは、図2(a)に示すように、その角部が十字形の表面側ガイド1hによって囲まれて形成されている(ただし、トレイ1における最外周のポケット1aは、十字形とT字形の表面側ガイド1hあるいは十字形とT字形とL字形の表面側ガイド1hによって囲まれて形成されている)。

【0045】したがって、トレイ1が積層形であるためには、その裏面1f側における表面1e側の隣り合った表面側ガイド1h間に対応した箇所に、図4に示すような裏面側ガイド1iが設けられており、これにより、トレイ1を積層した際には、表面1e側の表面側ガイド1hと裏面1f側の裏面側ガイド1iとが干渉することなく嵌合し、トレイ積層時のトレイ間の位置決めとなる。

【0046】なお、表面1e側のポケット1aは、十字形やT字形やL字形の表面側ガイド1hによって囲まれた領域からなり、この表面1e側のポケット1aにCSP2を収納した際には、前記十字形やT字形やL字形の表面側ガイド1hのそれぞれの内壁1kによってCSP2の四角形の本体部2a(ここでは、テープ基板2dのこと)の4つの角部を位置決めして、これにより、CSP2が位置決めされる。

【0047】一方、裏面1f側のポケット1aは、図4に示すように、四角形の2組の対向する辺の位置にそれぞれ設けられた一組および二組の合計6個の裏面側ガイド1iからなる領域であり、この裏面1f側のポケット1aにCSP2を収納した際には、対向して配置された一組および二組の裏面側ガイド1iのそれぞれの内壁1kによってCSP2の四角形の本体部2a(テープ基板

2dのこと)の4辺を位置決めして、これにより、CSP2が位置決めされる。

【0048】また、トレイ1の表面1e側の中央付近には、図1(a)に示すように、十字形の表面側ガイド1hと連結して閉じられた領域を形成する吸着用リブ1jが形成されている。

【0049】これは、十字形の表面側ガイド1hと吸着用リブ1jとによって閉じられた領域を形成することにより、積層状態のトレイ1をその最上段のトレイ1から離脱させる時などに、前記閉じられた領域を真空吸着する際の真空漏れを防ぐためのものである。

【0050】ただし、トレイ1のハンドリングは、真空吸着に限定されるものではなく、したがって、吸着用リブ1jは、必ずしも設けられていくてもよい。

【0051】ここで、トレイ1に収納される図7に示すCSP2の構造について説明すると、半導体チップ3とほぼ同サイズの四角形のテープ基板2d上に半導体チップ3が配置され、かつテープ基板2dのチップ配置側と反対側の外部端子取り付け面2cの内方領域(一部)に複数のポール電極2bがエリアアレイ配置で設けられているものであり、したがって、CSP2は、Fan-in/n形のものである。

【0052】なお、半導体チップ3とテープ基板2dでは、テープ基板2dの方が若干大きいため、CSP2における本体部2aは、テープ基板2dのこととする。

【0053】次に、本実施の形態1の半導体装置の製造方法について説明する。

【0054】本実施の形態1では前記半導体装置の製造方法として、トレイ1を用いたCSP2の保管、搬送、特性選別、検査(外観検査)、ピーク処理および出荷などの所望の処理について説明する。

【0055】まず、CSP2をトレイ1によって保管する際には、マトリクス状に配置された複数のポケット1aが表裏両面に形成されるとともに複数のポケット1aを連結するトレイ本体部1dと、ポケット1aにおけるCSP2との接触箇所である底部1cに設けられかつトレイ本体部1dより硬度が低く柔らかい樹脂材料によって形成された緩衝部1gとを有する図1~図4に示す積層形の複数のトレイ1を準備する。

【0056】統いて、トレイ1(第1のトレイ)の表面1e側のポケット1aにCSP2を配置して、図7に示すように、CSP2の本体部2aであるテープ基板2dの外部端子取り付け面2cの両端部付近を緩衝部1gの突起部1bによって支持する。

【0057】これにより、CSP2をポケット1aに収納する。

【0058】さらに、トレイ1上に、これと積層可能な他のトレイ1(第2のトレイ)を積層する。

【0059】この際、下側のトレイ1の表面側ガイド1h間に上側のトレイ1の裏面側ガイド1iを嵌合させて

両者を積層する。

【0060】これにより、下側のトレイ1のポケット1aにおいてCSP2の表裏両面側に下側のトレイ1および上側のトレイ1(他のトレイ1)の緩衝部1gを配置した状態でCSP2を収納できる。

【0061】なお、トレイ1を3段以上に亘って積層する際には、上側のトレイ1(2段目)の表面1e側のポケット1aに同様の方法でCSP2を配置し、さらにその上に3段目のトレイ1を積層する。

10 【0062】このようにして、図8に示すように、トレイ1を複数段に積層して複数のCSP2を保管する。ただし、最上段のトレイ1は、蓋として用いるためそのポケット1aにはCSP2は収容しない。

【0063】なお、図8に示す積層状態では、バンド6によって複数の積層状態のトレイ1を結束しているが、CSP2の単に保管のみであれば必ずしもバンド6による結束は行わなくてもよい。

【0064】次に、トレイ1を用いたCSP2(半導体装置)の搬送やピーク処理などについて説明する。

20 【0065】例えば、半導体製造工程の所望の工程間などでトレイ1を用いてCSP2を搬送する際には、まず、前記収納方法によって最下段のトレイ1、2段目のトレイ1、3段目のトレイ1に対してそれぞれの表面1e側のポケット1aにCSP2を収納し、さらに、これら複数のトレイ1を多段に積層する。なお、最上段のトレイ1は蓋の代わりであるため、そこにはCSP2は収容しない。

30 【0066】その後、この積層状態の複数のトレイ1を、図8に示すようにバンド6によって結束して、積層したトレイ1が容易にばらけないようにする。

【0067】さらに、この積層状態の複数のトレイ1を半導体製造工程間で自動搬送車などによって搬送する。

【0068】また、CSP2のピーク処理を行う際には、CSP2を収納した積層状態の複数のトレイ1をトレイごとピーク炉などに通し、これによって、複数のCSP2をトレイごとピーク処理する。

40 【0069】その際、本実施の形態1のトレイ1(トレイ本体部1dと緩衝部1g)は、耐熱性の高い樹脂材料、例えば、ピーク処理温度である150°Cの耐熱性を有した樹脂材料によって形成されているため、トレイ1ごとピーク処理することが可能である。

【0070】なお、前記ピーク処理としては、CSP2を収納したトレイ1におけるCSP2の吸湿処理として梱包前に行うものと、CSP2を実装基板などに実装する前のCSP2の吸湿処理として出荷後(出荷先)に行うものがある。

【0071】次に、積層状態のトレイ1に収納されたCSP2のポール電極2bの外観検査方法やCSP2の特性選別方法について説明する。

50 【0072】例えば、表面1e(一方の面)のポケット

1 a に C S P 2 をそれぞれ収納して積層した図 8 に示すような多段のトレイ 1 を準備する。

【0073】 続いて、この積層状態のトレイ 1 をそのまま表裏反転させ、前記反転によって下側に配置された他のトレイ 1 (反転前に上側に配置されていた他のトレイ 1) の裏面 1 f (他方の面) のポケット 1 a の緩衝部 1 g の突起部 1 b によって C S P 2 の半導体チップ 3 の表面 3 a を支持する。

【0074】 その後、図 9 に示すように、前記反転によって上側に配置されたトレイ 1 (反転前に下側に配置されていたトレイ 1) を順次取り外して C S P 2 をその外部端子取り付け面 2 c を上方に向けて露出させ、これによって、C S P 2 の外部端子であるポール電極 2 b の外観検査もしくは C S P 2 の電気的特性選別検査を行う。

【0075】 すなわち、トレイ 1 は、その積層状態において表裏面を反転させても、C S P 2 の表裏をひっくり返した状態で C S P 2 を支持することができ、これにより、トレイ 1 を C S P 2 支持用の治具として用いて、C S P 2 の本体部 2 a の外部端子取り付け面 2 c に設けられたポール電極 2 b の外観検査や C S P 2 の電気的特性選別検査を行うことができる。

【0076】 次に、トレイ 1 を用いた C S P 2 (半導体装置) の梱包・出荷方法について説明する。

【0077】 まず、図 10 のステップ S 1 に示すように、図 7 に示すそれぞれのポケット 1 a に C S P 2 を収納して積層された複数のトレイ 1 を準備する。

【0078】 すなわち、最上段のトレイ 1 を除く各トレイ 1 のポケット 1 a に C S P 2 を収納して積層状態としたトレイ 1 を準備する。

【0079】 続いて、ステップ S 2 に示すように、積層状態のトレイ 1 をバンド 6 によって結束する。

【0080】 その際、トレイ 1 とともに、吸湿剤であるシリカゲル 7 と湿度レベルを確認するためのインジケータカード 8 とをバンド 6 によって結束する。

【0081】 その後、ステップ S 3 に示す防湿包装を行う。

【0082】 ここでは、バンド 6 によって結束した積層状態のトレイ 1 をアルミ箔内蔵フィルムシートなどからなる防湿包装袋 9 に入れ、この防湿包装袋 9 を熱シールによって閉じるとともに、製品の情報が記載されたバーコードラベル 1 1 を防湿包装袋 9 の表面 9 a に貼り付ける。

【0083】 その後、ステップ S 4 に示す内装箱梱包を行う。

【0084】 ここでは、積層状態のトレイ 1 が詰め込まれた防湿包装袋 9 を緩衝材であるエアキャップ 1 2 とともに内装箱(収納箱) 4 に入れて梱包する。

【0085】 続いて、ステップ S 5 に示すラベル表示を行う。

【0086】 すなわち、内装箱 4 の表面 4 a にバーコードラベル 1 1 を貼り付ける。

ラベル 1 1 を貼り付ける。

【0087】 その後、ステップ S 6 に示す外装箱梱包を行う。

【0088】 ここでは、例えば、複数の内装箱 4 を外装箱 5 に詰め込んでテープングして外装箱 5 を梱包するとともに、外装箱 5 の表面 5 a にバーコードラベル 1 1 を貼り付ける。

【0089】 これにより、防湿包装袋 9、内装箱 4 および外装箱 5 を用いたトレイ 1 の梱包を終了し、この外装箱 5 を出荷する。

【0090】 本実施の形態 1 の半導体装置の製造方法では、C S P 2 を収納するトレイ 1 のポケット 1 a の C S P 2 との接触箇所にトレイ本体部 1 d より柔らかい材料によって形成された緩衝部 1 g を設けたことにより、C S P 2 搬送時などにトレイ 1 が落下して C S P 2 が衝撃を受けた際にも、緩衝部 1 g によって衝撃を緩和することができ、したがって、半導体チップ 3 に掛かる衝撃力を低減できる。

【0091】 その結果、チップクラックなどの半導体チップ 3 の破壊を防止することができ、これにより、トレイ 1 を用いた C S P 2 の搬送などにおける C S P 2 の保護性を向上できる。

【0092】 また、緩衝部 1 g によって衝撃を緩和することができるため、衝撃の際の C S P 2 に掛かる衝撃力を低減できる。

【0093】 これにより、C S P 2 のポール電極 2 b の変形や破壊を防止することができ、その結果、前記同様、トレイ 1 を用いた C S P 2 の搬送などにおける C S P 2 の保護性を向上できる。

【0094】 また、トレイ 1 が、トレイ本体部 1 d とこれの全域に亘ってほぼ均等に配置されたポケット 1 a における緩衝部 1 g とで 1 種類(同一)の材料ではなく、別々の材料によって構成されることにより、トレイ 1 形成時の成形材料のトレイ本体部 1 d 全体に対する回り込みが均等になるため、その結果、トレイ 1 の反りなどの変形を低減できる。

【0095】 さらに、これと合わせて、トレイ本体部 1 d および緩衝部 1 g が、耐熱性の高い樹脂材料によって形成されていることにより、高温雰囲気においてもトレイ 1 の反りなどの変形を低減でき、したがって、トレイ 1 をペーク処理に用いることが可能になる。

【0096】 また、本実施の形態 1 によれば、トレイ 1 積層時、C S P 2 の表面側に空隙部が形成されるため、たとえ、トレイ 1 に反りなどの変形が生じたとしても、C S P 2 に部分的な集中荷重が加わることを防止できる。

【0097】 その結果、C S P 2 をトレイ 1 に収納した状態でトレイ 1 ごと C S P 2 の前記ペーク処理を行うことができる。

【0098】 さらに、前記ペーク処理を行った際のト

イ1の反りなどの変形を低減できるため、トレイ1の再利用（リユース）に対しても有効である。

【0099】また、本実施の形態1のトレイ1では、そのポケット1aにおける緩衝部1gが、ポケット1aの側壁である内壁1kに繋がる底面を備えており、ポケット1aの底面を備えたCSP支持部が、柔らかい材料の緩衝部1gのみで構成されている。

【0100】これにより、ポケット1aの前記CSP支持部が、トレイ本体部1dを形成する硬い材料と緩衝部1gを形成する柔らかい材料との二層構造ではなく、柔らかい材料のみの構造であるため、トレイ1の製造を容易にでき、トレイ1の製造コストの低減化を図ることができる。

【0101】また、本実施の形態1のトレイ1では、ポケット1aにCSP2を収納してトレイ1を積層した際に、CSP2の表面側（ボール電極2bと反対側）に空隙部が形成される。

【0102】これにより、たとえトレイ1の反りなどが生じたとしてもポケット1a内のCSP2に集中荷重が掛かることを防止できる。

【0103】さらに、本実施の形態1のトレイ1では、トレイ積層時に、CSP2の表裏両面側に上下それぞれのトレイ1の緩衝部1gのみを配置した状態となるため、トレイ1の反りやトレイ搬送時の振動などによってCSP2が表面側の柔らかな緩衝部1gに接触してもCSP2がダメージを受けることなく、CSP2の損傷を防ぐことができる。

【0104】（実施の形態2）図11～図17は本発明の半導体装置の製造方法において変形例のトレイを用いた際の半導体装置の収納状態を示す拡大部分断面図である。

【0105】本実施の形態2では、実施の形態1の半導体装置の製造方法で用いられたトレイ1に対する種々の変形例についてその構造と効果について説明する。

【0106】まず、図11に示すトレイ1は、ポケット1aの底部1cに設けられた緩衝部1gにおいて、ポケット1aの表面1e側に対応する面を平坦面11とし、裏面1f側に対応する面に複数の突起部1bを分散させて設けたものである。

【0107】すなわち、緩衝部1gにおけるCSP2のボール電極2bを支持する側の面を平坦面11とするものであり、これにより、CSP2のボール電極2bが接触する面が平坦面11であるため、ボール電極2bと緩衝部1gとの接触がボール電極2bの配列形態とは無関係になり、したがって、CSP2の外部端子取り付け面2cのほぼ全体に亘ってエリアアレイ配置でボール電極2bが設けられたCSP2を収納することが可能になり、その結果、ボール電極2bがフルマトリクス配列のCSP2などの収納に有効となる。

【0108】また、図12に示すトレイ1は、ポケット

1aの底部1cに設けられた緩衝部1gにおいて、その両面に、CSP2のボール電極2bの取り付けピッチと配列とに対応させてボール電極2bに接触しない箇所に複数の突起部1bを分散させて設けたものである。

【0109】すなわち、緩衝部1gの両面においてCSP2のボール電極2bと接触しない位置に複数の突起部1bを設けたものであり、これにより、CSP2のボール電極2bが突起部1bによって位置決めされるため、CSP2収納時の緩衝部1gと平行な方向に対してのCSP2のガタツキを防止することが可能になる。

【0110】これにより、衝撃によるCSP2の半導体チップ3の破壊を低減できる。

【0111】また、図13に示すトレイ1は、図11に示すトレイ1の緩衝部1gと反対に、緩衝部1gにおけるポケット1aの表面1e側に対応する面に複数の突起部1bを分散させて設け、これと反対の面側を平坦面11としたものである。

【0112】この場合も、図12に示すトレイ1と同様に、CSP2収納時の緩衝部1gと平行な方向に対してCSP2のガタツキを防止することが可能になり、したがって、衝撃によるCSP2の半導体チップ3の破壊を低減できる。

【0113】また、図14に示すトレイ1は、その緩衝部1gに設けられた複数の突起部1bの配列を、実施の形態1で説明した図7に示すトレイ1の緩衝部1gのポケット1aの表面1e側に対応した突起部1bの配列と同様にしたものである。

【0114】すなわち、ポケット1aにCSP2を収容した際に、CSP2のボール電極2bと確実に接触しないような位置に複数の突起部1bを緩衝部1gの表裏両面に設けたものであり、この場合、CSP2のボール電極2bの設置ピッチや配列に無関係に突起部1bを設けることができるため、緩衝部1gにおける突起部1bの形成箇所を容易にことができる。

【0115】また、図15に示すトレイ1は、図14に示す突起部1bと同様の配列の突起部1bを緩衝部1gにおけるポケット1aの表面1e側に対応した側のみに設けたものであり、その反対側の面は、平坦面11とするものである。

【0116】これによっても、図14に示すトレイ1と同様の効果を得ることができる。

【0117】また、図16に示すトレイ1は、その緩衝部1gの表裏面が平坦面11に形成されたものであり、これにより、CSP2のボール電極2bを緩衝部1gの平坦面11によって直接支持する構造となるため、CSP2のボール電極2bと緩衝部1gとの接触位置条件がボール電極2bの設置ピッチや配列とは無関係になり、したがって、図11に示すトレイ1によって得られる効果と同様に、ボール電極2bがフルマトリクス配列のCSP2などの収納に有効なトレイ1とすることができ

る。

【0118】また、図17に示すトレイ1は、ポケット1aの底部1cの緩衝部1gに加えてポケット1aの内壁1kを緩衝部1gと同じ材料によって形成したものである。

【0119】これにより、CSP2などのように、半導体チップ3が露出した半導体装置において、半導体チップ3の側面あるいはテープ基板2dの端部が内壁1kに衝突した際にもその衝撃を緩和することができ、その結果、半導体チップ3に掛かる衝撃力をさらに低減することができる。

【0120】したがって、ポケット1aの底部1cの緩衝部1gによる衝撃力緩和効果と合わせて、さらに、CSP2の保護性を向上できる。

【0121】また、トレイ1の反りなどの変形の低減、あるいは、トレイ1をペーク処理に使用可能、さらに、トレイ1積層時のCSP2表面側の空隙部によるCSP2への集中荷重防止などの効果については実施の形態1と同様である。

【0122】なお、図11～図17に示すトレイ1におけるトレイ本体部1dと緩衝部1gとを形成するそれぞれの樹脂材料や、このトレイ1におけるその他の構造と、実施の形態2における半導体装置の製造方法、すなわち、図11～図17に示すトレイ1を用いたCSP2の保管、搬送、特性選別、検査(外観検査)、ペーク処理および出荷方法などについては、実施の形態1で説明したものと同様であるため、その重複説明は省略する。

【0123】(実施の形態3)図18は本発明の半導体装置の製造方法で用いられる変形例のトレイの表面側の構造を示す図であり、(a)は平面図、(b)はトレイ長手方向の側面図、(c)はトレイ幅方向の側面図、図19は図18に示すトレイの裏面側の構造を示す底面図、図20は図18に示すトレイにおける半導体装置収納時の収納部の長手方向の切断構造を示す拡大部分断面図、図21は図18に示すトレイにおける半導体装置収納時の収納部の幅方向の切断構造を示す拡大部分断面図、図22は本発明の半導体装置の製造方法で用いられる変形例のトレイにおける半導体装置の収納状態を示す拡大部分断面図である。

【0124】本実施の形態3では、トレイ1に収納される半導体装置が、図20に示すようなガルウィング状の複数のアウタリード(外部端子)10bを有し、かつアウタリード10bが狭ピッチ(例えば、ピッチ0.4mm～0.5mm)で設けられているとともに、リード厚が0.1mm程度の薄いアウタリード10bの場合であり、この半導体装置を収納するトレイ1について説明する。

【0125】したがって、本実施の形態3では、前記半導体装置の一例として、図20に示すTQFP(Thin Quad Flat Package)10の場合を説明するが、前記半導体装置は、TQFP10以外のSOP(Small Outline

Package)などであってもよい。

【0126】図18および図19に示すトレイ1は、図20に示すTQFP10を収納可能な積層形のものであり、その構成は、表裏両面に複数のポケット1aをマトリクス配列で備えるとともに複数のポケット1aを連結するトレイ本体部1dと、ポケット1aにおいてTQFP10を位置決めするように設けられたトレイ本体部1dより柔らかい材料によって形成されたリブ状の緩衝部1gとからなり、緩衝部1gが底部1cからリブ状に突出した形状となっている。

【0127】すなわち、底部1cから突出したリブ状の緩衝部1gは、図18(a),(b),(c)、図19に示すように、ポケット1aの底部1cにおいて、図20に示すTQFP10のモールド部である四角形の本体部10aの4辺に沿ってこれを位置決めするように設けられており、このリブ状の緩衝部1gによってポケット1a内でTQFP10が位置決めされるため、このトレイ1を用いたTQFP10の搬送時などの振動や衝撃によってアウタリード10bがポケット1aの内壁1kに接触するのを防止できる。

【0128】また、図22に示すトレイ1は、実施の形態1で説明したトレイ1と同様、リブ状に突出した緩衝部1gとともに緩衝部1gがポケット1aの底部1c全体に亘って設けられているものであり、図18に示すトレイ1と同様に、リブ状に突出した緩衝部1gによってTQFP10の本体部10aを位置決めしている。

【0129】なお、本実施の形態3の図18および図22に示すトレイ1のポケット1aにTQFP10を収納する際には、図20、図21および図22に示すように、TQFP10のガルウィング状のアウタリード10bの内側にリブ状の緩衝部1gを配置して、このリブ状の緩衝部1gによってTQFP10の本体部10aをポケット1a内で位置決めして収納する。

【0130】本実施の形態3で説明したトレイ1を用いることにより、リブ状の緩衝部1gがトレイ本体部1dより柔らかな樹脂材料によって形成されているため、衝撃によって折れて脱落するのを防止できる。

【0131】したがって、TQFP10などのガルウィング状のアウタリード10bを有した狭ピッチタイプで、かつリード厚が0.1mm程度の薄い半導体装置を収納した際にも、ポケット1a内でTQFP10の位置決めが確実に行われるため、アウタリード10bがポケット1aの内壁1kに衝突するのを防ぐことができ、その結果、TQFP10におけるアウタリード10bの変形を防止できる。

【0132】さらに、本実施の形態3によれば、トレイ1積層時、TQFP10(半導体装置)の表面側に空隙部が形成されるため、たとえ、トレイ1に反りなどの変形が生じたとしても、TQFP10(半導体装置)に部分的な集中荷重が加わることを防止できる。

【0133】なお、図18、図22に示すトレイ1におけるトレイ本体部1dと緩衝部1gとを形成するそれぞれの樹脂材料や、このトレイ1におけるその他の構造と、実施の形態3における半導体装置の製造方法、すなわち、図18、図22に示すトレイ1を用いたTQFP10の保管、搬送、特性選別、検査（外観検査）、ベーク処理および出荷方法とについては、実施の形態1で説明したものと同様であるため、その重複説明は省略する。

【0134】（実施の形態4）図23は本発明の実施の形態4のトレイの構造の一例を示す拡大部分平面図、図24は図23に示すトレイを積層した際の構造を図23のE-E線に沿って切断して示す部分断面図である。

【0135】本実施の形態4では、トレイ1に収納される半導体装置が、図24に示すような配線基板であるBGA基板13aを備え、この配線基板に半導体チップ3（図7参照）が搭載されている場合であり、前記半導体装置の一例として、外部端子として複数のボール電極13cがエリアアレイ配置でBGA基板13aの外部端子取り付け面13bに設けられ、かつ半導体チップ3が樹脂モールドによって樹脂封止されて形成されたモールド部である封止本体部13dを備えたBGA13の場合を説明する。

【0136】ただし、前記半導体装置は、配線基板に前記半導体チップ3が搭載されるものであれば、BGA13以外のLGA（Land Grid Array）などであってもよい。

【0137】したがって、本実施の形態4の半導体装置（半導体パッケージ）の製造方法で用いられる図23に示すトレイ1は、実施の形態1で説明したトレイ1と同様に、複数の前記半導体装置をマトリクス状に整列させて収納する積層形の板状のものであるが、図23では、トレイ1の表面側の一部（ポケット1aとその周囲）の構造を拡大して示している。

【0138】まず、本実施の形態4のトレイ1の特徴部分について説明すると、トレイ1は、複数の収納部であるポケット1aを連結するトレイ本体部1dと、ポケット1aに設けられるとともにトレイ本体部1dより柔らかい材料によって形成された緩衝部1gとを有しており、BGA13をポケット1aに収納したトレイ1と他のトレイ1とを積層した際に、図24に示すように、BGA13の表裏両面側に緩衝部1gが配置され、そのうち、一方（BGA13の表側に配置される）の緩衝部1gによってBGA13の封止本体部13dが支持され、他方（BGA13の裏側に配置される）の緩衝部1gによってBGA基板13aの外部端子取り付け面13bの外周部が支持されている。

【0139】なお、本実施の形態4のトレイ1では、図24に示すBGA13の下方（裏）側を支持する緩衝部1gが、図23に示すように四角形の各ポケット1aの

四隅にL字形に設けられており、このL字形の緩衝部1gが、BGA13のBGA基板13aの外部端子取り付け面13bの外周部の角部を支持している。

【0140】すなわち、BGA13をポケット1aに収納した際に、L字形の緩衝部1gはBGA基板13aに取り付けられたボール電極13cに接触しないように、BGA基板13aの外部端子取り付け面13bにおけるボール電極配置領域の外側領域を支持するように配置されている。

10 【0141】したがって、BGA13の下方（裏）側（BGA基板13aの外部端子取り付け面13b側）を支持する緩衝部1gは、ポケット1a内の四隅に配置されることに限定されるものではなく、BGA基板13aの外部端子取り付け面13bにおけるボール電極配置領域の外側領域（外周部）を支持するように配置されていれば、ポケット1a内においてその四隅以外に設けられてもよい。

【0142】また、各ポケット1aの四隅に設けられたL字形の緩衝部1gは、トレイ本体部1dと一体で、かつこれと同じ硬質の材料で形成されていてもよく、その場合には、L字形の緩衝部1gは、トレイ本体部1dと同じ材質のパッケージ支持部となる。

【0143】したがって、本実施の形態4のトレイ1は、BGA13を収納して積層した際に、BGA13の表裏両面側に配置される緩衝部1gのうち、少なくともBGA13の上方（表側）に配置される緩衝部1gがBGA13のモールド部である封止本体部13dに接触して支持していればよく、BGA基板13aの下方（裏側）を支持する緩衝部1gは、トレイ本体部1dより柔らかい軟質の材料で形成されていてもよく、またトレイ本体部1dと同じ硬質の材料で形成されていてもよい。

【0144】ただし、いずれの緩衝部1gも、トレイ本体部1dより柔らかい軟質の材料で形成されている方が好ましい。

【0145】そこで、本実施の形態4のトレイ1は、その積層時にBGA13の表裏両面側に配置される緩衝部1gが、表裏両面側の緩衝部1gともトレイ本体部1dより柔らかい軟質の材料で形成されている場合には、少なくともBGA13の表裏何れか一方の緩衝部1gが、BGA13に接触して支持するような構造になっていればよい。

【0146】続いて、トレイ1の詳細構造について説明する。トレイ本体部1dでは、側壁である区画壁1sと底板1tとに囲まれ、かつ凹状に形成された収納部であるポケット1aが方形（四角形）に形成され、トレイ本体部1dの外縁に張設した側縁1uから図24に示すような脚部1wが下方に植立されている。

【0147】さらに、ポケット1aの底板1tには適宜数の図23に示す結合孔1rが設けられ、トレイ本体部1dのポケット1aの底板1tの上面および下面にはリ

ブ形状の緩衝部1gが設置されている。

【0148】なお、トレイ本体部1dは、主に、ポリスチレン、ポリエチレン、ポリプロピレン、塩化ビニル樹脂などの熱可塑性を有する合成樹脂を使用して成形されるものであるが、導電性を有するカーボン、グラファイトなどの導電性材や弾力性を有するゴム、例えば、ポリブタジエンなどの弾力材を添加したものを使用して、トレイ本体部1dに帯電防止のために導電性や弾力性を持たせることは推奨される。

【0149】これら組成物の添加量としては、例えば、ポリスチレン7割、カーボン1割、ポリブタジエン2割の割合で調整する。成形方法として射出成形により成形するのが便利であるが、これに限られるものでないことは勿論である。

【0150】また、収納部であるポケット1aは、BGA13などの半導体装置を収納する場所であり、底板1tとこれから植立させた区画壁1sとにより凹状に形成されている。その際、ポケット1aの水平方向の面積および高さは収納するBGA13の大きさにより適宜のサイズに形成するか、最低限BGA13が区画壁1sに接触せず、かつ区画壁1sから突出しない平面および高さにする必要がある。

【0151】また、BGA13の外観形状に合わせて区画壁1sを形成することは推奨される。

【0152】さらに、隣接するポケット1a間の区画壁1sには切り欠き部1vが形成されている。切り欠き部1vは、底板1tとほぼ平行な面になるように区画壁1sを切り欠いて形成されたものであり、環状の緩衝部1gを接続する接続部1gを設置する箇所とする。なお、接続部1gを設けない場合には、区画壁1sに切り欠き部1vを設けなくてもよい。

【0153】また、結合孔1rは、ポケット1aに環状の緩衝部1gを成形する際に、リブ1mと保持部1nを同時に成形するため乃至は保持部1nを押し込むための孔であり、ポケット1aの環状の緩衝部1gを設置する箇所に等間隔に適宜数設ける。特に、リブ1mと接続部1gの交差箇所を含む4箇所以上に設けることが望ましい。

【0154】また、環状の緩衝部1gは、ポケット1aの底板1tから突出するリブ1mと、トレイ1を重ねた際にBGA13をその上方から押さえる保持部1nと、リブ1mと保持部1nとを結合する結合部1pと、隣り合ったリブ1mを接続する接続部1gとから構成される。

【0155】そこで、リブ1mは、ポケット1aの底面部に環状に形成され、隣接する他のリブ1mと接続部1gによって接続されている。保持部1nはポケット1aの底板1tの下面（裏面側）に環状に形成されている。リブ1mと保持部1nは底板1tに適宜数設けた結合孔1rを介して結合部1pにより結合されている。

【0156】また、リブ1mの設置幅および高さは、特に限定されないが、収納するBGA13のサイズに適応させ、BGA13をポケット1aに収納した際に、BGA13のポール電極13cに接触しない程度の高さにする必要がある。

【0157】一方、保持部1nの設置幅および高さについても特に限定されないが、収納するBGA13のサイズに適応させ、トレイ1を重ねた際に下段のトレイ1に収納されたBGA13の封止本体部13dに接するが、大きな圧力は加えない程度の高さにすることが望ましい。

【0158】また、L字形および環状の緩衝部1gには、トレイ1への衝撃がBGA13に伝わらないよう吸取する柔軟性を有し、かつトレイ1を熱洗浄する際に変形しない耐熱性を有する素材（具体的には熱変形温度が150°C以上であるものが推奨される）を使用し、例えば、ポリエステルエラストマー、シリコン樹脂、ポリウレタンなどを使用する。

【0159】なお、環状の緩衝部1gの形成方法は、緩衝部1g成形用の金型をトレイ1の上面および下面に取り付け、適宜樹脂を射出成形方法などにより注入して成形する。注入された樹脂は、リブ1mおよび接続部1gを形成するとともに、結合孔1rに注入され、さらに結合孔1rから流出して保持部1nおよび結合部1pを形成し、これによって緩衝部1gは一体成形される。

【0160】ただし、緩衝部1gの成形方法は、これに限られるものではなく、リブ1m、保持部1nおよび結合部1pから構成される緩衝部1gをトレイ1とは別個に形成し、緩衝部1gを結合孔1rに挿入してもよく、また、結合孔1rおよび結合部1pを形成せずに、トレイ本体部1dの上面および下面にそれぞれ金型を取り付け、リブ1mと保持部1nを別個独立に射出成形などしてもよい。

【0161】そこで、L字形の緩衝部1gについても同様にトレイ本体部1dとは別個独立に射出成形して形成する。

【0162】なお、リブ1mおよび保持部1nは必ずしも環状に形成しなくてもよく、適宜幅を有する点状あるいは線状の突起状に形成してもよいし、あるいは、ポケット1aの底板1t上の全体または四隅など一部に面状に形成してもよい。

【0163】そこで、点状に形成する場合は、接続部1gは形成する必要がなく、また、点状、線状あるいは面状に形成する場合には、結合孔1rおよび結合部1pを形成しなくてもよい。

【0164】なお、リブ1mおよび保持部1nは、予め環状またはその他の形状に形成されたシリコン樹脂、ポリウレタン、塩化ビニル樹脂など、あるいは発泡プラスチック、スポンジなどを接着することにより形成してもよい（ポケット1a内の四隅のL字形の緩衝部1gにつ

いても同様)。

【0165】また、環状の緩衝部1gは、結合孔1rをポケット1aの底板1t上の全体または適宜形状に形成し、該結合孔1rと横断面を同形に形成すると共に、縦断面において、リブ1mおよび保持部1nが底板1tの上面および下面より突出するように形成して、該結合孔1rに挿入、嵌合してもよい。この場合の緩衝部1gの底板1tより突出するリブ1mおよび保持部1nは点状、線状あるいは面状などに形成してリブ1mおよび保持部1nを構成させる。

【0166】また、トレイ1本体部1dの側縁1uは、トレイ1本体部1dの四方外縁に適宜幅に張設し、この側縁1uから脚部1wを下方に植立させている。脚部1wは、トレイ1を重ねた際に下段のトレイ1の側縁1u上に載置する。脚部1wは、収納するBGA13およびリブ1mや保持部1nのサイズに適応させて、BGA13に不要な圧力を加えることがない適宜高さに形成する。なお、側縁1uを設けずに、脚部1wを底板1tから直接植立してもよく、また、脚部1wを特に設けなくてもよい。

【0167】次に、本実施の形態4のトレイ1の使用手順について説明すると、まず、BGA13をトレイ1のポケット1a内に載置して四隅に設けられたL字形の緩衝部1gによってBGA13を支持する。

【0168】これにより、BGA13は、ポケット1a内でそのBGA基板13aの外部端子取り付け面13bの外周部が四隅に設けられたL字形の緩衝部1gによって支持される。

【0169】このようにしてBGA13が収納されたトレイ1を下段のトレイ1の側縁1u上に上段のトレイ1の脚部1wを載置して積み重ねる。この際に、上段のトレイ1に設置された保持部1nが、下段のトレイ1に収納されたBGA13の封止本体部13dを上方より保持し、BGA13はその上下から緩衝部1gで保持される。

【0170】すなわち、BGA13は、その上方から上段のトレイ1の保持部1nによって封止本体部13dが支持され、一方、下方から下段のトレイ1のL字形の緩衝部1gによってBGA基板13aが支持される。

【0171】そして、このようにして積み重ねられたトレイ1を箱詰めなどして梱包し、これを運搬する。

【0172】なお、BGA13への影響を調べるため、塩化ビニル樹脂製のトレイ1にポリエチレンエラストマ製の緩衝部1gを設置したものと、設置しないものとを使用し、BGA13を収納したトレイ1を5段重ねにして梱包し、5cmごとにトレイ1のコンクリート床面への落下実験を行ったところ、緩衝部1gを設置しないトレイ1に収納したBGA13は10cmの高さからの落下により破損が生じたが、緩衝部1gを設置したトレイ1に収納したBGA13は60cmの高さから落下させ

ても破損が生じなかった。

【0173】以上のように、本実施の形態4では、トレイ1の各ポケット1aの底板1tの下面に緩衝部1gを構成する保持部1nを設置したことにより、ともに摩擦係数が小さいトレイ1のポケット1aにBGA13を収納する場合に比べて、BGA13が保持部1nとの摩擦により滑り難くなり、BGA13のポケット1a内での横移動(横滑り)を防止できる。

【0174】その結果、側壁である区画壁1sへの接触による損傷がなくなるとともに、トレイ1の下方からの衝撃を緩衝部1gが吸収してBGA13に伝えないので、BGA13の破損を防止することができる。

【0175】さらに、本実施の形態4のトレイ1では、各ポケット1aの底板1tの上面および下面の両側に緩衝部1gを設置したので、トレイ1を重ねた際に、BGA13を上下から適宜圧力で保持することができるので、BGA13のポケット1a内での移動が全くなくなるとともに、トレイ1への衝撃を緩衝部1gが吸収してBGA13に伝えないので、より確実にBGA13の破損を防止することができる。

【0176】また、ポケット1aの底板1tの上面のリブ1mと下面の保持部1nとを、ポケット1aの底板1tに設けた結合孔1rで結合させて一体成形したので、緩衝部1gの成形過程を単純化することが可能となるとともに、緩衝部1gを厚く形成できるので、トレイ1への衝撃をより吸収してBGA13に伝えないことが可能となり、よりBGA13の破損を防止することができる。

【0177】さらに、トレイ1の凹状の各ポケット1aの底板1tの上面の四隅にL字形の緩衝部1gを設け、かつ底板1tの下面に緩衝部1gを構成する保持部1nを設けたことにより、BGA13をポケット1a内に載置してL字形の緩衝部1gでBGA13を支持した状態でトレイ1を上下に重ねた際に、ポケット1aの底板1tの上面に設置されたL字形の緩衝部1gと、上段のBGA13収納用のトレイ1のポケット1aの底板1tの下面に設置された緩衝部1gである保持部1nとによってBGA13を上下から保持することができる。

【0178】したがって、BGA13を収納したトレイ1の運搬(搬送)時などにおいてもBGA13がポケット1a内で動かず、かつ運搬時の振動がBGA13に伝わりにくく、その結果、BGA13の破損を防止することができる。

【0179】以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記発明の実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0180】例えば、前記実施の形態1においては、半導体装置(半導体パッケージ)がCSP2の場合につい

て説明したが、前記半導体装置は、本体部2aの外部端子取り付け面2cに外部端子としてボール電極2bが設けられたものであれば、CSP2に限定されることなく、WPPやBGA、あるいはAuuのワイヤバンプを有したフリップチップ製品などであってもよい。

【0181】また、前記実施の形態1～3では、トレイ1を構成するトレイ本体部1dと緩衝部1gにおけるそれぞれを形成する材料が、トレイ本体部1dは、ポリフェニレンエーテル(PPE)であり、一方、緩衝部1gは、ポリエスチル系エラストマなどの場合について説明したが、トレイ本体部1dおよび緩衝部1gを形成する材料は、緩衝部1gがトレイ本体部1dより柔らかな成形材料によって形成されていれば、それぞれPPEまたはポリエスチル系エラストマ以外の他の成形材料であってもよい。

【0182】さらに、前記実施の形態1～4に示したトレイ1の積層状態を表す図において、トレイ1の積層状態が2段の場合を図示したが、トレイ1の積層数は特に限定されるものではなく、何段であってもよい。

【0183】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0184】(1)、半導体装置の製造方法で用いられる半導体装置収納用のトレイの収納部の半導体装置との接触箇所にトレイ本体部より柔らかい材料によって形成された緩衝部を設けたことにより、半導体装置搬送時などに半導体装置が衝撃を受けた際にも、緩衝部によって衝撃を緩和することができ、その結果、半導体チップの破壊を防止することができる。これにより、トレイを用いた半導体装置の搬送などにおける半導体装置の保護性を向上できる。

【0185】(2)、半導体装置の製造方法で用いられるトレイにおいて、緩衝部によって衝撃を緩和することができますため、半導体装置の外部端子の変形や破壊を防止することができ、その結果、トレイを用いた半導体装置の搬送などにおける半導体装置の保護性を向上できる。

【0186】(3)、前記トレイが、トレイ本体部とともに全域に亘ってほぼ均等に配置された収納部における緩衝部とで別々の材料によって構成されることにより、トレイ形成時の成形材料のトレイ本体部全体に対する回り込みが均等になるため、トレイの反りなどの変形を低減できる。

【0187】(4)、トレイ本体部および緩衝部が、耐熱性の高い樹脂材料によって形成されていることにより、前記(3)により、高温雰囲気においてもトレイの反りなどの変形を低減でき、したがって、トレイをベーク処理に用いることが可能になる。その結果、半導体装置をトレイに収納した状態でトレイごと半導体装置のベ

ーク処理を行うことができる。

【0188】(5)、半導体装置のベーク処理を行った際のトレイの反りなどの変形を低減できるため、トレイの再利用に対しても有効である。

【図面の簡単な説明】

【図1】(a)、(b)、(c)は本発明の実施の形態1の半導体装置の製造方法で用いられるトレイの表面側の構造の一例を示す図であり、(a)は平面図、(b)はトレイ長手方向の側面図、(c)はトレイ幅方向の側面図である。

【図2】(a)、(b)、(c)は図1(a)に示すA部の詳細の構造を示す拡大図であり、(a)は平面図、(b)は(a)のB-B断面を示す断面図、(c)は(a)のC-C断面を示す断面図である。

【図3】図1に示すトレイの裏面側の構造を示す底面図である。

【図4】図3に示すD部の詳細の構造を示す拡大部分平面図である。

【図5】図1に示すトレイにおけるトレイ本体部の形成20に用いられる材料の特性の一例を示す特性データ図である。

【図6】図1に示すトレイにおける緩衝部の形成に用いられる材料の特性の一例を示す特性データ図である。

【図7】図1に示すトレイを用いた半導体装置の収納状態の一例を示す拡大部分断面図である。

【図8】図1に示すトレイを用いた半導体装置の製造方法における工程間搬送時のトレイの状態の一例を示す斜視図である。

【図9】図1に示すトレイを用いた半導体装置の製造方法30における半導体装置の裏面検査時のトレイの状態の一例を示す拡大部分断面図である。

【図10】図1に示すトレイを用いた半導体装置の製造方法における半導体装置の梱包方法の一例を示す梱包プロセスフロー図と梱包手順に対応した斜視図である。

【図11】本発明の半導体装置の製造方法において変形例のトレイを用いた際の半導体装置の収納状態を示す拡大部分断面図である。

【図12】本発明の半導体装置の製造方法において変形例のトレイを用いた際の半導体装置の収納状態を示す拡大部分断面図である。

【図13】本発明の半導体装置の製造方法において変形例のトレイを用いた際の半導体装置の収納状態を示す拡大部分断面図である。

【図14】本発明の半導体装置の製造方法において変形例のトレイを用いた際の半導体装置の収納状態を示す拡大部分断面図である。

【図15】本発明の半導体装置の製造方法において変形例のトレイを用いた際の半導体装置の収納状態を示す拡大部分断面図である。

【図16】本発明の半導体装置の製造方法において変形

例のトレイを用いた際の半導体装置の収納状態を示す拡大部分断面図である。

【図17】本発明の半導体装置の製造方法で用いられる変形例のトレイにおける半導体装置の収納状態を示す拡大部分断面図である。

【図18】(a), (b), (c)は本発明の半導体装置の製造方法で用いられる変形例のトレイの表面側の構造を示す図であり、(a)は平面図、(b)はトレイ長手方向の側面図、(c)はトレイ幅方向の側面図である。

【図19】図18に示すトレイの裏面側の構造を示す底面図である。

【図20】図18に示すトレイにおける半導体装置収納時の収納部の長手方向の切断構造を示す拡大部分断面図である。

【図21】図18に示すトレイにおける半導体装置収納時の収納部の幅方向の切断構造を示す拡大部分断面図である。

【図22】本発明の半導体装置の製造方法で用いられる変形例のトレイにおける半導体装置の収納状態を示す拡大部分断面図である。

【図23】本発明の実施の形態4のトレイの構造の一例を示す拡大部分平面図である。

【図24】図23に示すトレイを積層した際の構造を図23のE-E線に沿って切断して示す部分断面図である。

【符号の説明】

1 トレイ

1 a ポケット(収納部)

1 b 突起部

1 c 底部(接触箇所)

1 d トレイ本体部

1 e 表面(一方の面)

1 f 裏面(他方の面)

1 g 緩衝部(接触箇所)

1 h 表面側ガイド

1 i 裏面側ガイド

1 j 吸着用リブ

1 k 内壁(接触箇所)

1 l 平坦面

1 m リブ

1 n 保持部

1 p 結合部

1 q 接続部

1 r 結合孔

1 s 区画壁(側壁)

1 t 底板

1 u 側縁

1 v 切り欠き部

1 w 脚部

2 C S P(半導体装置)

2 a 本体部

2 b ポール電極(外部端子)

2 c 外部端子取り付け面(実装側の面)

2 d テープ基板

3 半導体チップ

3 a 表面

4 内装箱(収納箱)

4 a 表面

5 外装箱(収納箱)

5 a 表面

6 バンド

7 シリカゲル

8 インジケータカード

9 防湿包装袋

9 a 表面

10 T Q F P(半導体装置)

10 a 本体部

30 10 b アウタリード(外部端子)

11 パーコードラベル

12 エアキャップ

13 B G A(半導体装置)

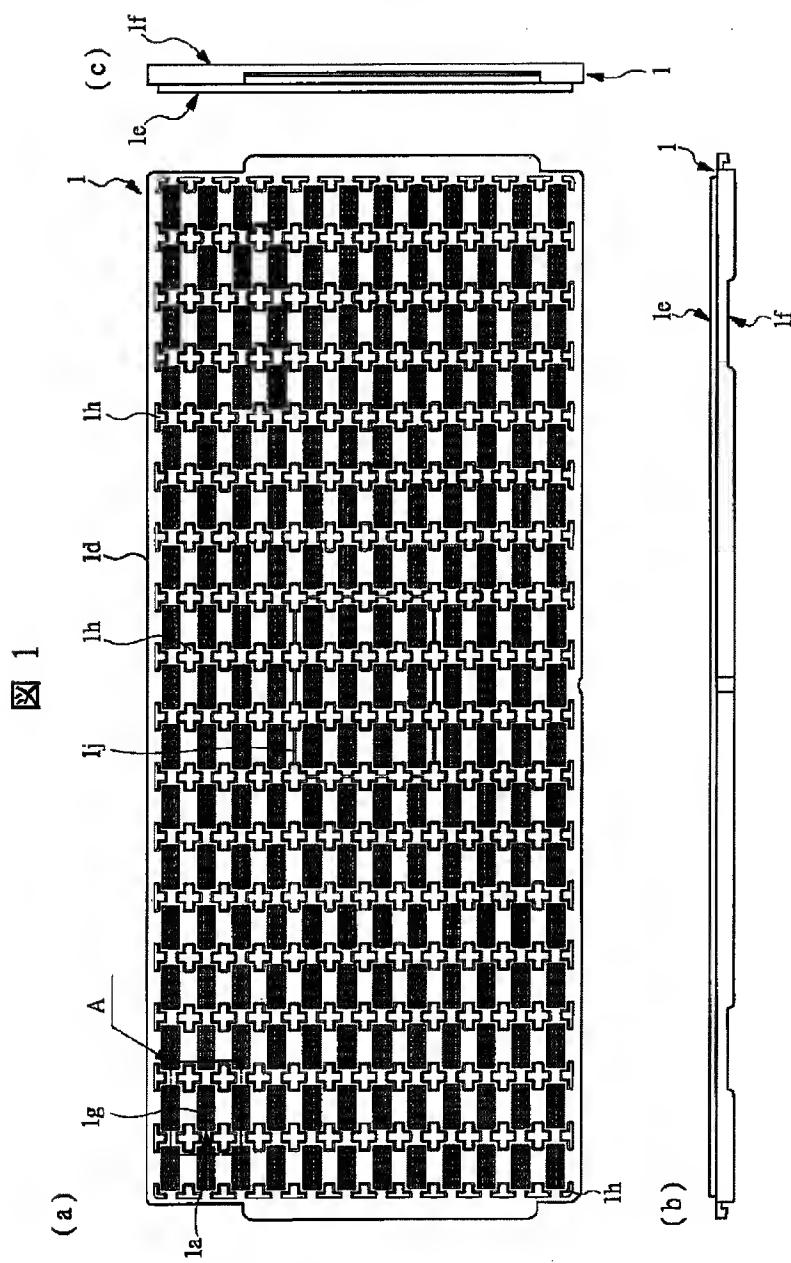
13 a B G A基板(配線基板)

13 b 外部端子取り付け面

13 c ポール電極(外部端子)

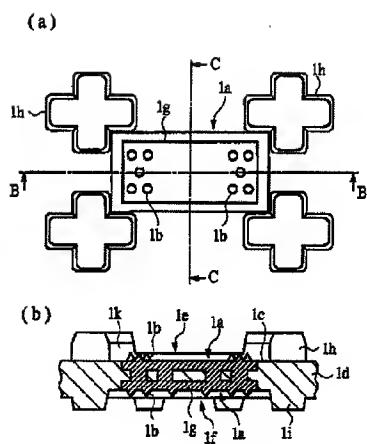
13 d 封止本体部

【図1】



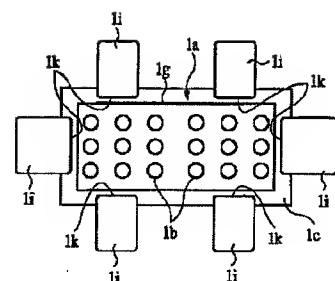
【図2】

図 2



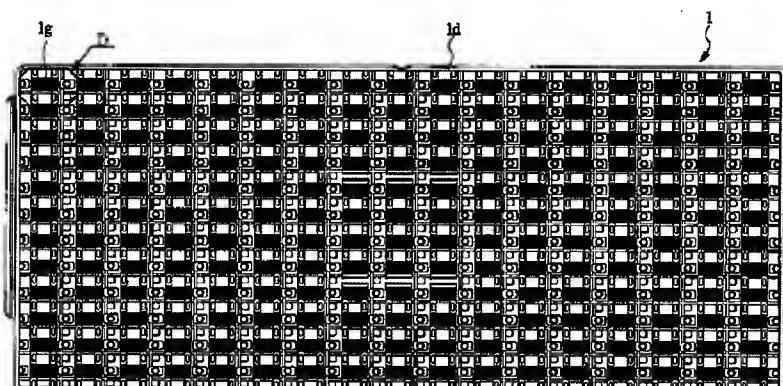
【図4】

図 4



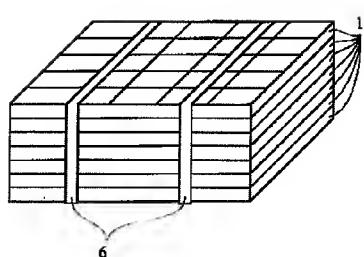
【図3】

図 3



【図8】

図 8



【図5】

図 5

試験項目		単位	試験方法	試験条件	PPEのデータ
熱的特性	熱変形温度	℃	ASTM D-648	18.6kg / cm ²	163
	線膨張係数	mm / mm / ℃	D-696	-30 ~ 120℃	6.5 × 10 ⁻⁵
機械的特性	引張り強さ	kg / cm ²	D-638	—	700
	伸び率	%	D-638	—	6
	曲げ強さ	kg / cm ²	D-790	—	1100
	曲げ弾性率	kg / cm ²	D-790	—	34700

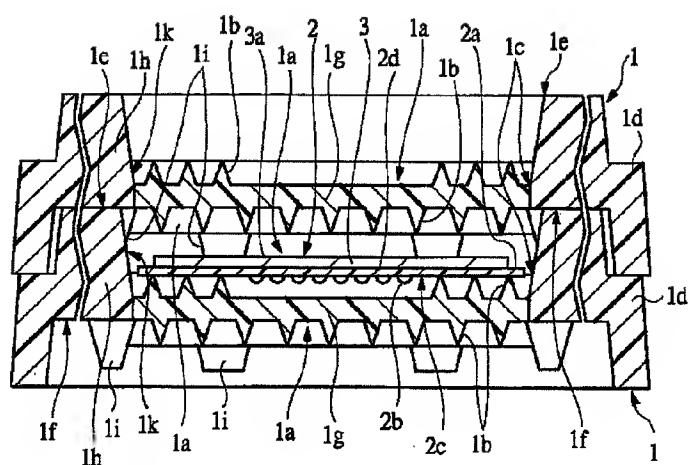
【図6】

図 6

試験項目		試験方法	単位	ポリエスチル系エラストマのデータ
表面硬度	JIS K-6301	A型	96	
	ASTM D-2240	ショア-D	46	
引張破断強度	JIS K-6301	kg / cm ²	310	
引張破断伸度	JIS K-6301	%	550	
引張弾性率	ASTM D-638	kg / cm ²	1100	
曲げ降伏強度	ASTM D-790	kg / cm ²	62	
曲げ弾性率	ASTM D-790	kg / cm ²	1100	
圧縮応力	5%変形	ASTM D-695	kg / cm ²	48
	10%変形		kg / cm ²	94
引裂強度	JIS K-6301	kg / cm ²	124	
反撲弾性率	JIS K-6301	%	71	

【図7】

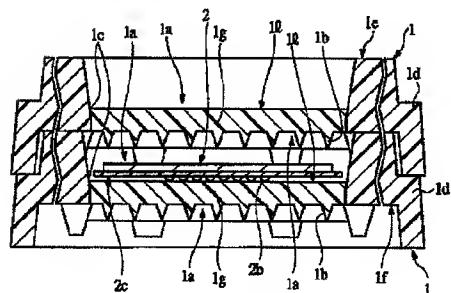
図 7



1:トレイ	2:CSP(半導体装置)
1a:ポケット(収納部)	2a:本体部
1b:突起部	2b:ポール電極(外部端子)
1c:底部(接触箇所)	2c:外部端子取り付け面(実装側の面)
1d:トレイ本体部	
1e:表面(一方の面)	
1f:裏面(他方の面)	
1g:緩衝部(接触箇所)	
1k:内壁(接触箇所)	

【図11】

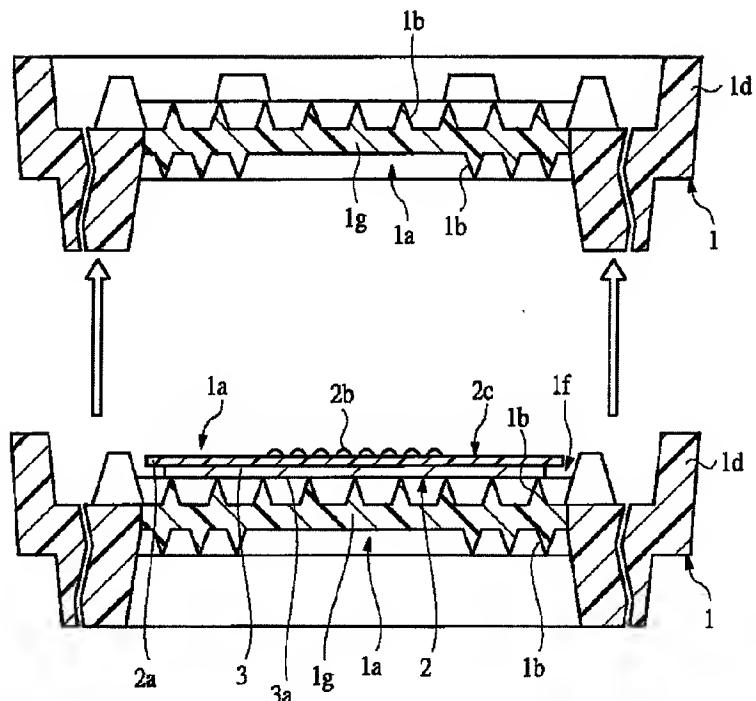
図 11



1d:平坦面

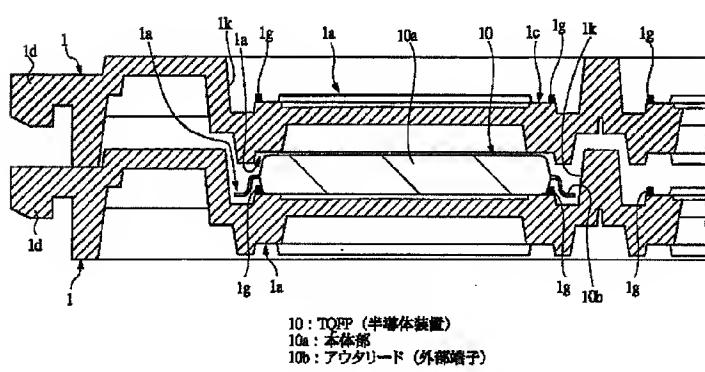
【図9】

図 9

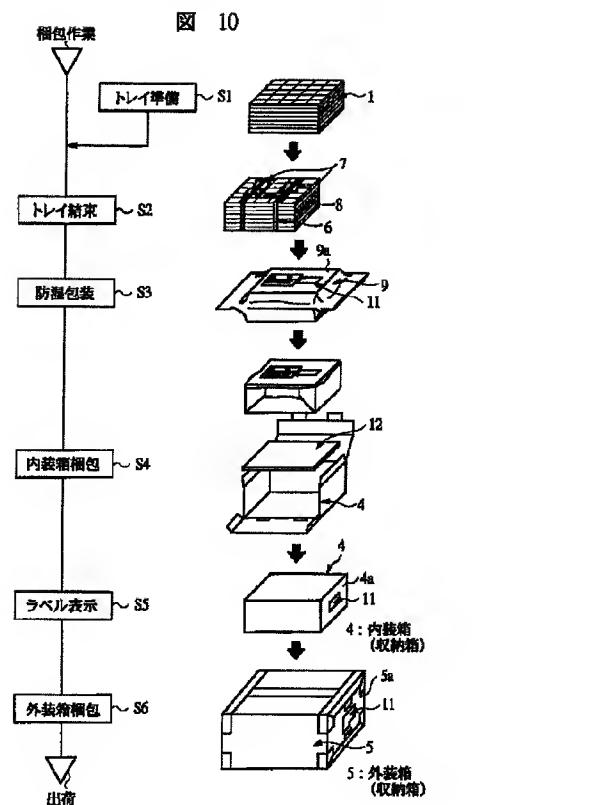


【図20】

図 20

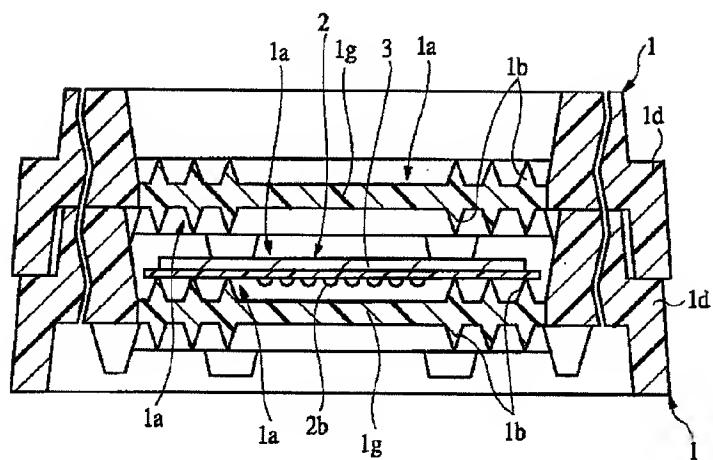


【図10】



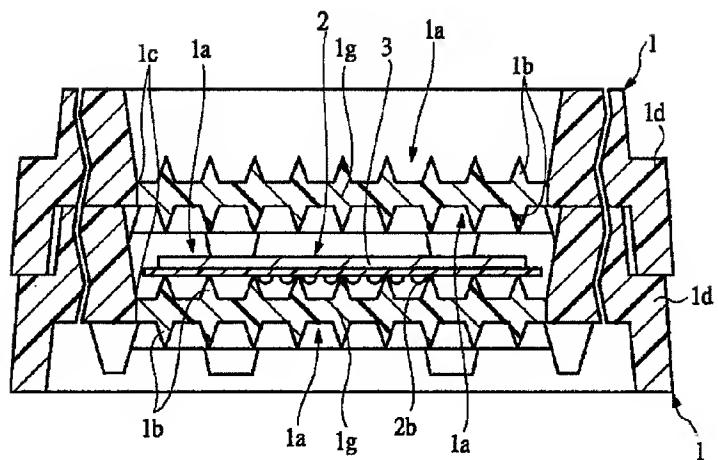
【図14】

図 14



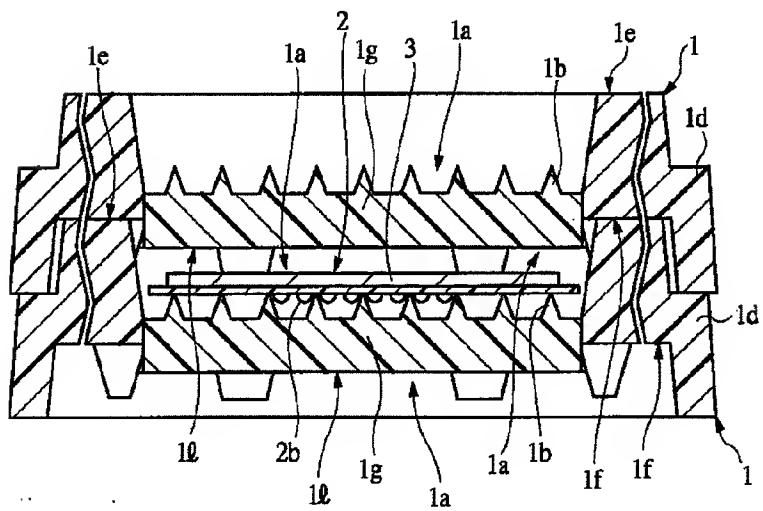
【図12】

図 12



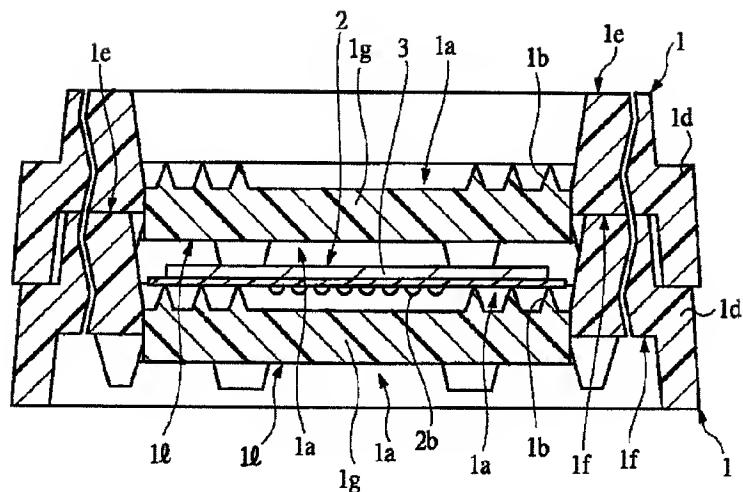
【図13】

図 13



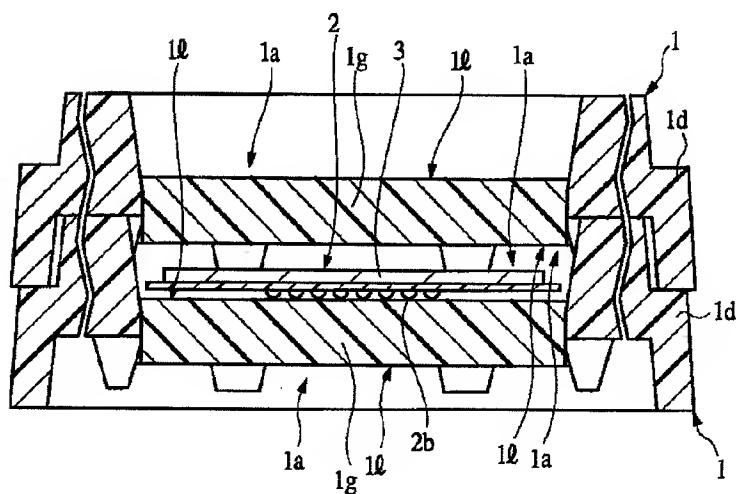
【図15】

図 15



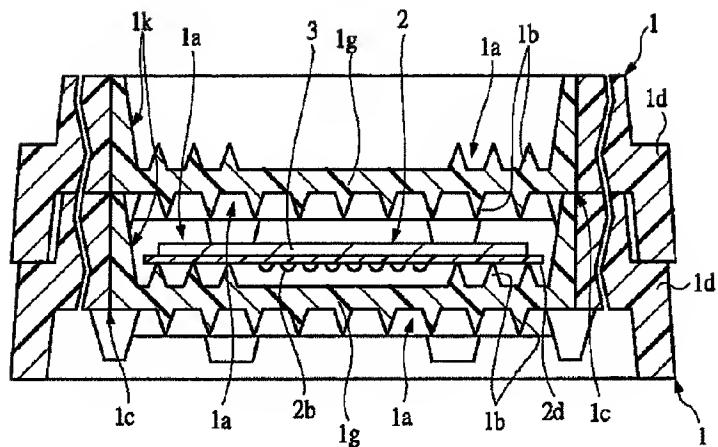
【図16】

図 16



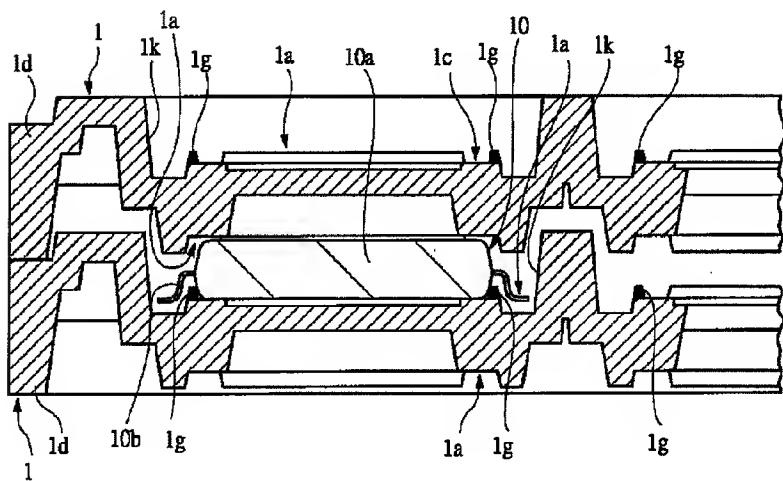
【図17】

図 17

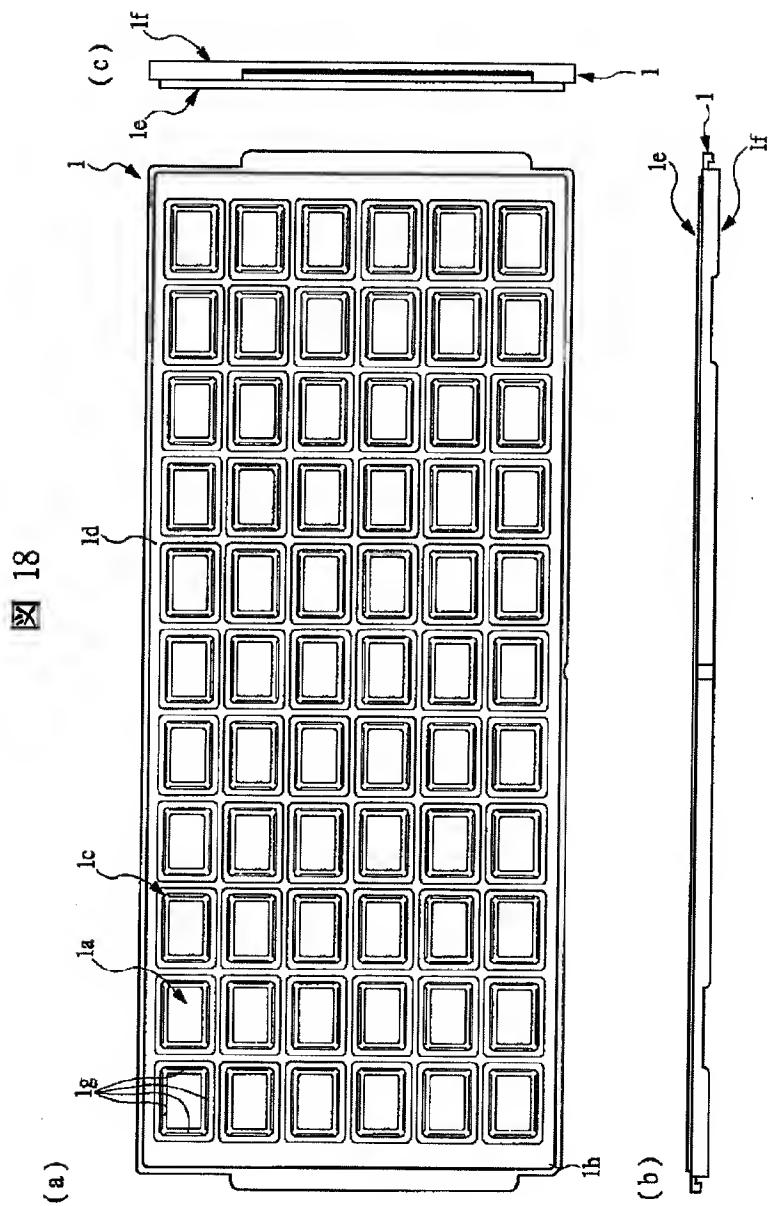


【図21】

四 21

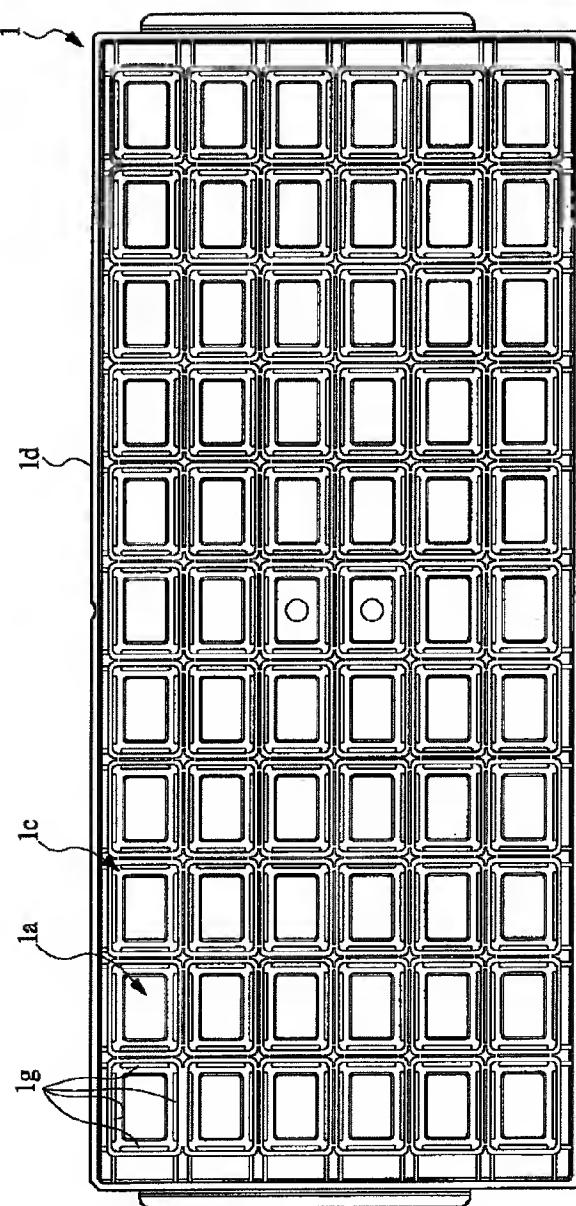


【図18】



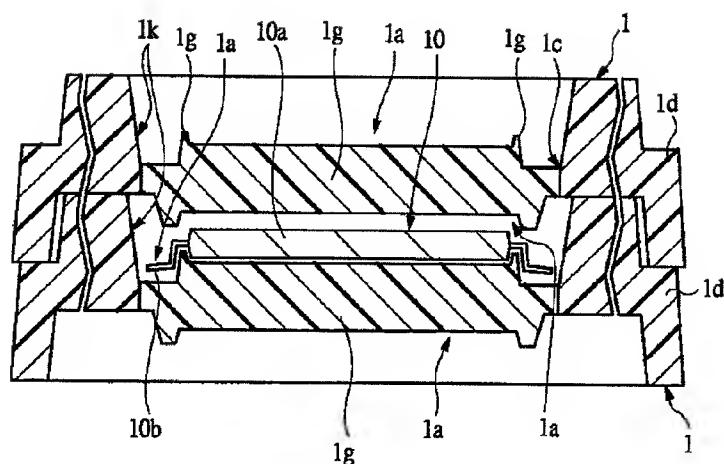
【図19】

図19



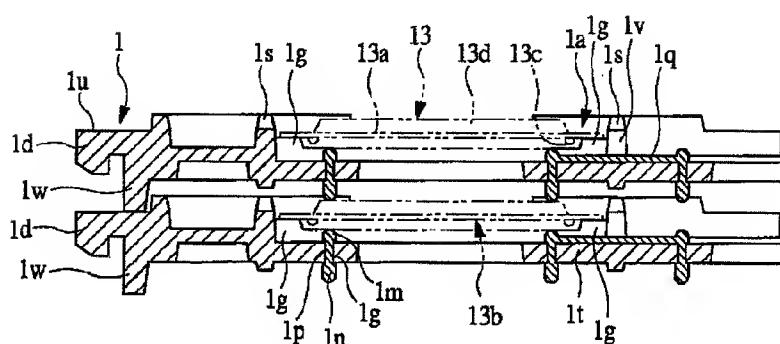
[図22]

図 22



[図24]

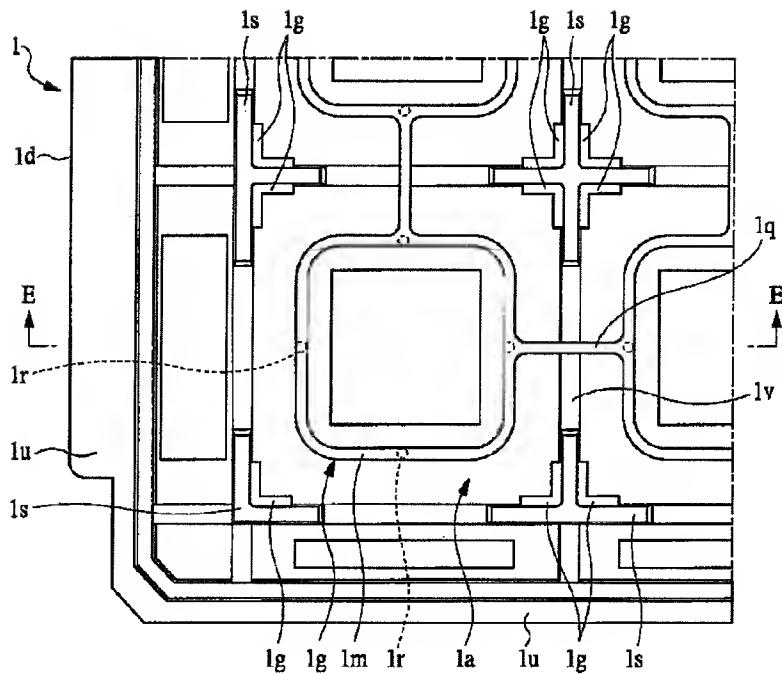
図 24



13: BGA(半導体装置)
 13a: BGA基板(配線基板)
 13b: 外部端子取り付け面
 13c: ボール電極(外部端子)
 13d: 封止本体部

【図23】

図23



1s: 区画壁(側壁)

フロントページの続き

(51) Int.CI.⁷

H 0 1 L 23/12

識別記号

5 0 1

F I

B 6 5 D 21/02

テーマコード(参考)

A

(72)発明者 榎本 宇佑

東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体グループ内

(72)発明者 鈴木 博通

東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体グループ内

(72)発明者 風間 均

埼玉県比企郡玉川村字日野原42番地 東洋
樹脂株式会社内